

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2002 年 1 月 31 日 (31.01.2002)

PCT

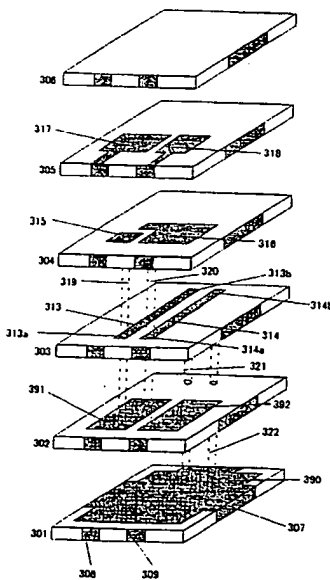
(10) 国際公開番号
WO 02/09225 A1

- (51) 国際特許分類⁷: H01P 1/203 (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真1006番地 Osaka (JP).
- (21) 国際出願番号: PCT/JP01/05201
- (22) 国際出願日: 2001 年 6 月 19 日 (19.06.2001)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2000-222263 2000 年 7 月 24 日 (24.07.2000) JP
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 瓜生一英 (URIU, Kazuhide) [JP/JP]; 〒576-0054 大阪府交野市幾野4-10-404 Osaka (JP). 山田 徹 (YAMADA, Toru) [JP/JP]; 〒576-0033 大阪府交野市私市4-69-7 Osaka (JP). 石崎俊雄 (ISHIZAKI, Toshio) [JP/JP]; 〒658-0072 兵庫県神戸市東灘区岡本3丁目2-2-502 Hyogo (JP). 松村 勉 (MATSUMURA, Tsutomu) [JP/JP]; 〒581-0874 大阪府八尾市教興寺6-10 Osaka (JP).

[続葉有]

(54) Title: LAMINATED BAND PASS FILTER, HIGH FREQUENCY RADIO EQUIPMENT, AND METHOD OF MANUFACTURING LAMINATED BAND PASS FILTER

(54) 発明の名称: 積層バンドパスフィルタ、高周波無線機器、及び積層バンドパスフィルタの製造方法



(57) Abstract: A small-sized laminated band pass filter with small loss, wherein two strip lines (313) and (314) forming a resonator are disposed on the same layer at a specified interval so as to be electromagnetically connected to each other.

(57) 要約:

共振器を構成する2本のストリップライン313, 314を同層に一定間隔離して配置することで電磁的に結合させた構成とすることにより、小型、低損失な積層バンドパスフィルタを提供することが出来る。

WO 02/09225 A1



(74) 代理人: 弁理士 松田正道(MATSUDA, Masamichi);
〒532-0003 大阪府大阪市淀川区宮原5丁目1番3号 新
大阪生島ビル Osaka (JP).

添付公開書類:
— 国際調査報告書
— 補正書

(81) 指定国 (国内): CN, JP, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE,
DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

明 細 書

積層バンドパスフィルタ、高周波無線機器、及び積層バンドパスフィルタの製造方法

技術分野

本発明は、主として携帯電話機などの高周波無線機に実装される積層バンドパスフィルタ、高周波無線機器、及び積層バンドパスフィルタの製造方法に関するものである。

背景技術

近年、通信機器の小型化に伴い、積層バンドパスフィルタは携帯電話機などのRF回路に用いられている。以下に図面を参照しながら、上記した従来のバンドパスフィルタの一例について説明する。

図7は従来の積層バンドパスフィルタの分解斜視図を示し、図8は従来の積層バンドパスフィルタの等価回路を示す。

図7に示すように、積層バンドパスフィルタは誘電体層701から誘電体層710までが順に積層されている。誘電体層701には内部接地電極711が配置され、誘電体層702にはコンデンサ電極712、713が配置されている。

また、誘電体層703にはストリップライン714、715が配置され、誘電体層704にはストリップライン716、717が配置され、誘電体層705にはストリップライン718、719が配置されている。誘電体層706、707にはそれぞれコンデンサ電極720、721が配置され、誘電体層708にはコンデンサ電極722、723が配置され、誘電体層709にはコンデンサ電極724、725が配置されてい

る。

コンデンサ電極 712、ストリップライン 718 の一端 718 a、コンデンサ電極 721 はビアホール 726 を介してコンデンサ電極 722 に接続され、コンデンサ電極 713、ストリップライン 719 の一端 719 a、コンデンサ電極 720 はビアホール 727 を介してコンデンサ電極 723 に接続されている。

また、ストリップライン 718 の他端 718 b はビアホール 728 を介してストリップライン 716 の一端 716 a に接続され、ストリップライン 719 の他端 719 b はビアホール 729 を介してストリップライン 717 の一端 717 a に接続されている。

さらに、ストリップライン 716 の他端 716 b はビアホール 730 を介してストリップライン 714 の一端 714 a に接続され、ストリップライン 717 の他端 717 b はビアホール 731 を介してストリップライン 715 の一端 715 a に接続されている。内部接地電極 711 とストリップライン 714、715 は積層電子部品側面に形成された接地電極 732 に接続され、コンデンサ電極 724、725 はそれぞれ入力電極 733、出力電極 734 に接続されている。

以下、図 7 及び図 8 を用いて従来の積層バンドパスフィルタの動作について簡単に説明する。キャパシタ C81 はコンデンサ電極 724 とコンデンサ電極 722 の間に形成され、キャパシタ C82 はコンデンサ電極 725 とコンデンサ電極 723 の間に形成される。

また、キャパシタ C83 はコンデンサ電極 721 とコンデンサ電極 720 の間に形成される。さらに、キャパシタ C84、C85 はそれぞれコンデンサ電極 712、713 と内部接地電極 711 の間に形成される。

インダクタ L 8 1 はストリップライン 7 1 8、7 1 6、7 1 4 より形成され、インダクタ L 8 2 はストリップライン 7 1 9、7 1 7、7 1 5 より形成される。入力電極 7 3 3 にキャパシタ C 8 1 が接続され、出力電極 7 3 4 にキャパシタ C 8 2 が接続されている。キャパシタ C 8 1 に並列にキャパシタ C 8 4、インダクタ L 8 1 が接続され、直列にキャパシタ C 8 3 が接続され、キャパシタ C 8 2 に並列にキャパシタ C 8 5、インダクタ L 8 2 が接続され、直列にキャパシタ C 8 3 が接続されることにより 2 段のバンドパスフィルタを構成している。

発明の開示

しかしながら、上記のような構成では、ストリップラインが多層に渡るため、インダクタにおける抵抗成分が増大するため、Q 値が低下し、R F 回路部に用いられる低損失かつ急峻なバンドパスフィルタを実現することができないという課題を有していた。また、ストリップラインが多層構成となるため、積層体の小型、低背化が困難であるという課題も有していた。

本発明は上記課題に鑑み、小型、低背かつ、低損失な積層バンドパスフィルタ、および当該積層バンドパスフィルタの実装により小型化を実現する高周波無線機器を提供すること、及び積層バンドパスフィルタの製造方法を目的とするものである。

第 1 の本発明（請求項 1 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第 1 及び第 2 のストリップラインは、同一の前記誘電体シートに配置されており、且つ、一定間隔離して並べることにより、同層内において電磁的に結合されていることを特徴とする積層バンドパスフィルタである。

又、第 2 の本発明（請求項 2 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインの長さ、及び幅が、それぞれ等しいことを特徴とする上記第 1 の本発明の積層バンドパスフィルタである。

又、第 3 の本発明（請求項 3 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインを平行に配置したことを特徴とする上記第 1 または第 2 の本発明の積層バンドパスフィルタである。

又、第 4 の本発明（請求項 4 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインがビアホールを介して前記内部接地電極に電氣的に接続されていることを特徴とする上記第 1 から第 3 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 5 の本発明（請求項 5 記載の本発明に対応）は、前記誘電体シートには前記第 1 及び第 2 のストリップラインのみを配置したことを特徴とする上記第 1 ～ 4 の本発明の何れか一つの積層バンドパスフィルタ

である。

又、第 6 の本発明（請求項 6 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第 1 のストリップラインを第 1 の誘電体シートに配置し、前記第 2 のストリップラインを第 2 の誘電体シートに配置し、前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 2 のストリップラインが電磁的に結合をされていることを特徴とする積層バンドパスフィルタである。

又、第 7 の本発明（請求項 7 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインの長さ、幅及び平面内における配置場所が、それぞれ等しいことを特徴とする上記第 6 の本発明の積層バンドパスフィルタである。

又、第 8 の本発明（請求項 8 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインがビアホールを介して前記内部接地電極に電氣

的に接続されることを特徴とする上記第 6 または 7 の本発明の積層バンドパスフィルタである。

又、第 9 の本発明（請求項 9 記載の本発明に対応）は、前記入力電極に接続された第 3 のコンデンサ電極と、

前記出力電極に接続された第 4 のコンデンサ電極と、

前記第 3 のコンデンサ電極と容量結合する第 5 のコンデンサ電極と、

前記第 4 のコンデンサ電極と容量結合する第 6 のコンデンサ電極とを有し、

前記第 3 のコンデンサ電極と前記第 6 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした上記第 1 ～ 8 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 10 の本発明（請求項 10 記載の本発明に対応）は、前記第 4 及び第 5 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした上記第 1 ～ 9 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 11 の本発明（請求項 11 記載の本発明に対応）は、前記接地電極を基準として、前記第 1 及び第 2 のコンデンサ電極の内、少なくとも一方の電極パターンが積層されており、その上層に、前記第 1 及び第 2 のストリップライン内、少なくとも一方の電極パターンが積層されており、更にその上層に前記入力電極に接続されたコンデンサ電極及び前記出力電極に接続されたコンデンサ電極の内、少なくとも一方の電極パターンが積層されている上記第 1 ～ 10 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 12 の本発明（請求項 12 記載の本発明に対応）は、前記ストリップラインを構成する層の上層に、前記入力電極に接続されたコンデ

ンサ電極、及び前記出力電極に接続されたコンデンサ電極を入出力容量として構成する全ての電極パターンを備えた上記第1～10の本発明の何れか一つの積層バンドパスフィルタである。

又、第13の本発明（請求項13記載の本発明に対応）は、前記接地電極を基準として、前記第1及び第2のコンデンサ電極の内、少なくとも一方の電極パターンが積層されており、その上層に、前記第1及び第2のストリップライン内、少なくとも一方の電極パターンが積層されており、更にその上層に前記第3～第6のコンデンサ電極の内、少なくとも一つの電極パターンが積層されている上記第9の本発明の積層バンドパスフィルタである。

又、第14の本発明（請求項14記載の本発明に対応）は、前記ストリップラインを構成する層の上層に、前記第3～第6のコンデンサ電極を備えた上記第9の本発明の積層バンドパスフィルタである。

又、第15の本発明（請求項15記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第1～第4のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第1～第4のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第1～第4のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1～第4のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第1～第4のストリップラインの他端は、接地電極に電氣的に接

続されており、

前記第 1 の誘電体シートに前記第 1 及び第 2 のストリップラインを一定間隔離して配置し、同層内において前記第 1 及び第 2 のストリップラインを電磁的に結合させ、第 2 の誘電体シートに前記第 3 及び第 4 のストリップラインを一定間隔離して配置し、同層内において前記第 3 及び第 4 のストリップラインを電磁的に結合させ、且つ、前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 3 のストリップライン、前記第 2 及び第 4 のストリップラインがそれぞれ電磁的に結合されていることを特徴とする積層バンドパスフィルタである。

又、第 16 の本発明（請求項 16 記載の本発明に対応）は、前記第 1 ～第 4 のストリップラインの長さ、幅が等しく、前記第 1 及び前記第 3 のストリップラインの平面内における配置位置が等しく、前記第 2 及び第 4 のストリップラインの平面内における配置位置が等しいことを特徴とする上記第 15 の本発明の積層バンドパスフィルタである。

又、第 17 の本発明（請求項 17 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインを平行に配置し、前記第 3 及び第 4 のストリップラインを平行に配置することを特徴とした上記第 15 または 16 の本発明の積層バンドパスフィルタである。

又、第 18 の本発明（請求項 18 記載の本発明に対応）は、前記第 1 ～第 4 のストリップラインがビアホールを介して前記内部接地電極に接続されることを特徴とする上記第 15 ～17 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 19 の本発明（請求項 19 記載の本発明に対応）は、前記入力電極に接続された第 5 のコンデンサ電極と、前記出力電極に接続された第 6 のコンデンサ電極と、前記第 5 のコンデンサ電極と容量結合する第

7 の前記コンデンサ電極と、前記第 6 のコンデンサ電極と容量結合する第 8 の前記コンデンサ電極を有し、

前記第 5 のコンデンサ電極と前記第 8 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした上記第 15 ～ 18 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 20 の本発明（請求項 20 記載の本発明に対応）は、前記第 6 及び第 7 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした上記第 15 ～ 19 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 21 の本発明（請求項 21 記載の本発明に対応）は、前記誘電体シートが結晶相とガラス相とからなり、前記結晶相が Al_2O_3 、 MgO 、 SiO_2 及び RO のうち少なくとも 1 つを含有することを特徴とする上記第 1 ～ 20 の本発明の何れか一つの積層バンドパスフィルタである。

ただし、 R は La 、 Ce 、 Pr 、 Nd 、 Sm 及び Gd から選ばれる少なくとも 1 つの元素であり、 a は前記 R の価数に応じて化学量論的に定まる数値である。

又、第 22 の本発明（請求項 22 記載の本発明に対応）は、少なくとも上記第 1 ～ 21 の本発明の何れか一つのバンドパスフィルタと、上記第 1 ～ 21 の本発明の何れか一つのバンドパスフィルタとを、前記積層体に内蔵することを特徴とする積層バンドパスフィルタである。

又、第 23 の本発明（請求項 23 記載の本発明に対応）は、上記第 1 ～ 21 の本発明の何れか一つのバンドパスフィルタと、他の高周波回路とを、前記積層体に内蔵することを特徴とする複合高周波デバイスである。

又、第 2 4 の本発明（請求項 2 4 記載の本発明に対応）は、上記第 1 ～ 2 1 の本発明の何れか一つのバンドパスフィルタを内蔵した前記積層体上に、電子部品を実装することを特徴とする複合高周波デバイスである。

又、第 2 5 の本発明（請求項 2 5 記載の本発明に対応）は、上記第 1 ～ 2 4 の本発明の何れか一つの積層バンドパスフィルタを実装したことを特徴とする高周波無線機器である。

又、第 2 6 の本発明（請求項 2 6 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインとを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 及び第 2 のストリップラインは、同一の誘電体シートに配置し、一定間隔離して並べることにより、同層内において電磁的に結合させることを特徴とする積層バンドパスフィルタの製造方法である。

又、第 2 7 の本発明（請求項 2 7 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 のストリップラインを第 1 の誘電体シートに配置し、

前記第 2 のストリップラインを第 2 の誘電体シートに配置し、

前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置することにより、前記第 1 及び第 2 のストリップラインを電磁的に結合をさせることを特徴とする積層バンドパスフィルタの製造方法である。

又、第 28 の本発明（請求項 28 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第 1 ～第 4 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 ～第 4 のストリップラインを含む複数のストリップラインを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 ～第 4 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 ～第 4 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 ～ 第 4 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 の誘電体シートに前記第 1 及び第 2 のストリップラインを一定間隔離して配置し、同層内において前記第 1 及び第 2 のストリップラインを電磁的に結合させ、

第 2 の誘電体シートに前記第 3 及び第 4 のストリップラインを一定間隔離して配置し、同層内において前記第 3 及び第 4 のストリップラインを電磁的に結合させ、

さらに前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 3 のストリップライン、前記第 2 及び第 4 のストリップラインをそれぞれ電磁的に結合させることを特徴とする積層バンドパスフィルタの製造方法である。

図面の簡単な説明

図 1 は、本発明の実施の形態 1 における積層バンドパスフィルタの分解斜視図である。

図 2 は、本発明の実施の形態 1 における積層バンドパスフィルタの等価回路図である。

図 3 は、本発明の実施の形態 2 における積層バンドパスフィルタの分解斜視図である。

図 4 は、本発明の実施の形態 2 における積層バンドパスフィルタの等価回路図である。

図 5 は、本発明の実施の形態 3 における積層バンドパスフィルタの分解斜視図である。

図 6 は、本発明の実施の形態 3 における積層バンドパスフィルタの等価回路図である。

図 7 は、従来の積層バンドパスフィルタの分解斜視図である。

図 8 は、従来の積層バンドパスフィルタの等価回路図である。

図 9 は、本発明の実施の形態 4 における積層バンドパスフィルタの分解斜視図である。

図 10 は、本発明の実施の形態 5 における積層バンドパスフィルタの分解斜視図である。

図 11 は、本発明の実施の形態 5 における積層バンドパスフィルタの別の例の分解斜視図である。

図 12 は、本発明の実施の形態 2 における積層バンドパスフィルタの断面を模式的に示した図である。

(符号の説明)

107 接地電極

108 入力電極

109 出力電極

110 内部接地電極

111, 112, 115, 116, 117, 118 コンデンサ電極

113, 114 ストリップライン

発明を実施するための最良の形態

(実施の形態 1)

本発明の積層バンドパスフィルタは、主として携帯電話機などの高周波無線機器の RF 回路に用いられて好適なものである。以下に図面を参照しながら、本発明の積層バンドパスフィルタの実施形態について説明する。

(実施の形態 1)

以下、本発明の実施の形態１の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図１は本発明の実施の形態１における積層バンドパスフィルタの分解斜視図を示すものである。図１に示すように、本発明の積層バンドパスフィルタは誘電体層１０１から誘電体層１０６までが順に積層され、積層体の大きさは３．０ｍｍ×３．０ｍｍで高さは０．８ｍｍである。

また、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相は $Si-Ba-La-B-O$ 系からなる。積層体側面には、接地電極１０７、入力電極１０８及び出力電極１０９が形成されている。

誘電体層１０１には内部接地電極１１０が配置され、接地電極１０７に接続されている。誘電体層１０２にはコンデンサ電極１１１、１１２が配置され、誘電体層１０３にはストリップライン１１３、１１４が配置されている。

また、誘電体層１０４にはコンデンサ電極１１５、１１６が配置され、誘電体層１０５にはコンデンサ電極１１７、１１８が配置されている。

さらに、コンデンサ電極１１７は入力電極１０８と接続され、コンデンサ電極１１８は出力電極１０９に接続されている。

コンデンサ電極１１５はビアホール１１９を介してストリップライン１１３の一端１１３ａ、コンデンサ電極１１１に接続され、コンデンサ電極１１６はビアホール１２０を介してストリップライン１１４の一端１１４ａ、コンデンサ電極１１２に接続されている。

さらに、ストリップライン１１３の他端１１３ｂはビアホール１２１を介して、また、ストリップライン１１４の他端１１４ｂはビアホール１２２を介して内部接地電極１１０に接続されている。

以上のように構成された積層バンドパスフィルタについて、以下に図

1 及び図 2 を用いてその動作を説明する。

まず、図 2 は図 1 に示した積層バンドパスフィルタの等価回路を示しており、図 1 に対応する素子には図 1 に付した符号と同一符号を用いている。キャパシタ C 1 はコンデンサ電極 1 1 7 とコンデンサ電極 1 1 5 の間に形成され、キャパシタ C 2 はコンデンサ電極 1 1 8 とコンデンサ電極 1 1 6 間に形成されている。

また、キャパシタ C 3 はコンデンサ電極 1 1 1 と内部接地電極 1 1 0 の間に形成され、キャパシタ C 4 はコンデンサ電極 1 1 2 と内部接地電極 1 1 0 の間に形成されている。インダクタ L 1、L 2 はそれぞれストリップライン 1 1 3、1 1 4 によって形成されている。入力電極 1 0 8 に C 1 が接続され、出力電極 1 0 9 に C 2 が接続されている。

さらに、C 1 に並列に L 1、C 3 が接続され、C 2 に並列に L 2、C 4 が接続されることにより、2 段のバンドパスフィルタが構成される。

ここで、誘電体層 1 0 3 に形成されたストリップライン 1 1 3、1 1 4 は長さ、幅ともに等しく、平面内において中心線に対して左右対称に並べられている。従って、L 1、L 2 の間には相互インダクタ M 1 が作用する。

これにより、従来の構成では必要とされていた共振器間の容量素子を省くことができ、積層体の低背化が可能となる。

また、共振器の周波数に合わせて、キャパシタ C 3、C 4 を形成しているコンデンサ電極 1 1 1、1 1 2 の大きさを変えることにより、ストリップライン 1 1 3、1 1 4 の長さ、幅などを変えることなく、さまざまな周波数に対して、低損失な積層バンドパスフィルタの提供が可能となる。

以上のように本発明の実施の形態 1 によれば、従来の積層バンドパスフィルタと比較して短いストリップラインにより共振器の構成が可能と

なるため、材料Qの低い誘電体材料においても共振器の高Q化が可能となる。

従って、携帯電話などの高周波無線機器のRF回路部において必要とされる挿入損失が1.5dB程度の低損失な積層バンドパスフィルタの設計が可能となる。

また、ストリップラインを平行に並べることにより、電磁結合を発生させることが可能となるため、共振器間の容量を省くことが可能となり、積層体の低背化が可能となる。

なお、本発明の実施の形態1では、2段のバンドパスフィルタの構成を例として述べたが、この構成は3段以上のバンドパスフィルタについても同様の効果が得られる。

(実施の形態2)

以下、本発明の実施の形態2の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図3は本発明の実施の形態2における積層バンドパスフィルタの分解斜視図を示すものである。図3に示すように、本発明の積層バンドパスフィルタは誘電体層301から誘電体層306までが順に積層され、積層体の大きさは3.0mm×3.0mmで高さは0.8mmである。

積層体側面には、接地電極307、入力電極308及び出力電極309が形成されている。また、それぞれの誘電体層は比誘電率 $\epsilon_r=7$ である結晶相とガラス相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相はSi-Ba-La-B-O系からなる。

誘電体層301には内部接地電極310が配置され、接地電極307に接続されている。誘電体層302にはコンデンサ電極311、312が配置され、誘電体層303にはストリップライン313、314が配置されている。

また、誘電体層 304 にはコンデンサ電極 315、316 が配置され、誘電体層 305 にはコンデンサ電極 317、318 が配置されている。さらに、コンデンサ電極 317 は入力電極 308 と接続され、コンデンサ電極 318 は出力電極 309 に接続されている。

コンデンサ電極 315 はビアホール 319 を介してストリップライン 313 の一端 313a、コンデンサ電極 311 に接続され、コンデンサ電極 316 はビアホール 320 を介してストリップライン 314 の一端 314a、コンデンサ電極 312 に接続されている。

さらに、ストリップライン 313 の他端 313b はビアホール 321 を介して、また、ストリップライン 314 の他端 314b はビアホール 322 を介して内部接地電極 310 に接続されている。

尚、図 12 に、本実施の形態における積層バンドパスフィルタの断面を模式的に表した図を示す。

以上のように構成された積層バンドパスフィルタについて、以下に図 3 及び図 4 を用いてその動作を説明する。

まず、図 4 は図 3 に示した積層バンドパスフィルタの等価回路を示しており、図 3 に対応する素子には図 3 に付した符号と同一符号を用いている。キャパシタ C31 はコンデンサ電極 317 とコンデンサ電極 315 の間に形成され、キャパシタ C32 はコンデンサ電極 318 とコンデンサ電極 316 間に形成されている。

また、キャパシタ C33 はコンデンサ電極 311 と内部接地電極 310 の間に形成され、キャパシタ C34 はコンデンサ電極 312 と内部接地電極 310 の間に形成されている。

さらに、飛び越し容量のキャパシタ C35 はコンデンサ電極 317 とコンデンサ電極 316 の重なり合う部分によって形成されている。インダクタ L31、L32 はそれぞれストリップライン 313、314 によ

って形成されている。入力電極 308 に C31 が接続され、出力電極 309 に C32 が接続されている。

さらに C31 に並列に L31、C33 が接続され、C32 に並列に L32、C34 が接続される。さらに、飛び越し容量 C35 が入力電極 308 と C32 に接続されることにより有極 2 段のバンドパスフィルタが構成される。

以上のように、本発明の実施の形態 2 では、本発明の実施の形態 1 とは異なり、積層体の大きさを変化させることなく、コンデンサ電極 317 とコンデンサ電極 316 の間に飛び越し容量 C35 を形成することにより、通過帯域より高域側に極を持たせることが可能となる。

従って、コンデンサ電極 317 とコンデンサ電極 316 の重なり合う部分の大きさをさまざまに変えることにより、高域側に極の位置を変えることができ、減衰特性を向上させることが可能となる。

また、本発明の実施の形態 1 と同様に、従来の積層バンドパスフィルタと比較して短いストリップラインにより共振器の構成が可能となるため、共振器の高 Q 化が可能となる。

従って、携帯電話などの高周波無線機器の RF 回路部で必要とされる低損失な積層バンドパスフィルタの設計が可能となる。

また、ストリップラインを平行に並べることにより、電磁結合を発生させることが可能となるため、共振器間の容量を省くことが可能となり、積層体の低背化が可能となる。

なお、本発明の実施の形態 2 では、有極 2 段のバンドパスフィルタの構成を例として述べたが、この構成は 3 段以上のバンドパスフィルタについても同様の効果が得られる。

また、本発明の実施の形態 2 のように、積層方向に接地電極、接地電極との間に容量を構成するコンデンサ電極、ストリップライン、入出力

容量を構成する少なくとも 1 つのコンデンサ電極の順に構成することにより、共振器を構成するストリップラインに対して、積層方向に十分離れた層に入出力容量などを構成する電極パターンを配置することが可能となる。

その結果、ストリップラインと他の電極パターンとの結合が無くなるため、より高い Q 値を持つストリップラインを構成することが可能となる。従って、共振器としても高 Q 化が可能となり、より低損失なバンドパスフィルタの提供が可能となる。

(実施の形態 3)

以下、本発明の実施の形態 3 の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図 5 は本発明の実施の形態 3 における積層バンドパスフィルタの分解斜視図を示すものである。

図 5 に示すように、本発明の積層バンドパスフィルタは誘電体層 501 から誘電体層 509 まだが順に積層され、積層体の大きさは 3.0 mm × 3.0 mm で高さは 0.8 mm である。

また、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相は Si-Ba-La-B-O 系からなる。積層体側面には、接地電極 510、入力電極 511 及び出力電極 512 が形成されている。

誘電体層 501 には内部接地電極 513 が配置され、接地電極 510 に接続されている。誘電体層 502 にはコンデンサ電極 514、515 が配置され、誘電体層 503 にはコンデンサ電極 516、517 が配置され、誘電体層 504 にはコンデンサ電極 518、519 が配置されている。

また、誘電体層 505 にはストリップライン 520、521 が配置さ

れ、誘電体層 506 にはストリップライン 522、523 が配置されている。誘電体層 507 にはコンデンサ電極 524、525 が配置され、誘電体層 507 には内部接地電極 526 が配置され、接地電極 510 に接続されている。

さらに、コンデンサ電極 516 は入力電極 511 と接続され、コンデンサ電極 517 は出力電極 512 に接続されている。コンデンサ電極 518 はビアホール 527 を介してストリップライン 520 の一端 520a、コンデンサ電極 514 に接続され、コンデンサ電極 518 はビアホール 528 を介してストリップライン 521 の一端 521a、コンデンサ電極 515 に接続されている。

さらに、ストリップライン 520 の他端 520b はビアホール 529 を介して、また、ストリップライン 521 の他端 521b はビアホール 530 を介して内部接地電極 513 に接続されている。

また、ストリップライン 522 の一端 522a はビアホール 531 を介してコンデンサ電極 524 に接続され、他端 522b はビアホール 533 を介して内部接地電極 526 に接続されている。

さらに、ストリップライン 523 の一端 523a はビアホール 532 を介してコンデンサ電極 525 に接続され、他端 523b はビアホール 534 を介して内部接地電極 526 に接続されている。

以上のように構成された積層バンドパスフィルタについて、以下に図 5 及び図 6 を用いてその動作を説明する。

まず、図 6 は図 5 に示した積層バンドパスフィルタの等価回路を示しており、図 5 に対応する素子には図 5 に付した符号と同一符号を用いている。

キャパシタ C51 はコンデンサ電極 516 とコンデンサ電極 518 の間に形成され、キャパシタ C52 はコンデンサ電極 517 とコンデンサ

電極 5 1 9 間に形成されている。

キャパシタ C 5 3 はコンデンサ電極 5 1 4 と内部接地電極 5 1 3 の間に形成され、キャパシタ C 5 4 はコンデンサ電極 5 1 5 と内部接地電極 5 1 3 の間に形成されている。

また、キャパシタ C 5 5 はコンデンサ電極 5 2 4 と内部接地電極 5 2 6 の間に形成され、キャパシタ C 5 6 はコンデンサ電極 5 2 5 と内部接地電極 5 2 6 の間に形成されている。

さらに、キャパシタ C 5 7 はストリップライン 5 2 0 とストリップライン 5 2 2 の重なり合う部分により形成され、キャパシタ C 5 8 はストリップライン 5 2 1 とストリップライン 5 2 3 の重なり合う部分により形成されている。

インダクタ L 5 1、L 5 2、L 5 3、L 5 4 はそれぞれストリップライン 5 2 0、5 2 1、5 2 2、5 2 3 によって形成されている。入力電極 5 1 1 に C 5 1 が接続され、出力電極 5 1 2 に C 5 2 が接続されている。

さらに、C 5 1 に並列に L 5 1、C 5 3 が接続され、直列に C 5 7 が接続されている。また、C 5 2 に並列に L 5 2、C 5 4 が接続され、直列に C 5 8 が接続されている。

さらに、C 5 7 に並列に L 5 3、C 5 5 が接続され、C 5 8 に並列に L 5 4、C 5 6 が接続され、4 段のバンドパスフィルタが構成される。

ここで、誘電体層 5 0 5 に配置されたストリップライン 5 2 0、5 2 1、さらに誘電体層 5 0 6 に配置されたストリップライン 5 2 2、5 2 3 は長さ、幅ともに等しく、それぞれの層における平面内において中心線に対して左右対称に並べられている。

従って、L 5 1、L 5 2 の間には相互インダクタ M 5 1 が作用し、L 5 3、L 5 4 の間には相互インダクタ M 5 2 が作用する。これにより、

従来の構成では必要とされていた共振器間の容量素子を省くことができ、積層体の低背化が可能となる。

以上のように、本発明の実施の形態 3 では、本発明の実施の形態 1 とは異なり、4 段のバンドパスフィルタの構成となっている。従って、より急峻な特性が得ることが可能となり、挿入損失、減衰特性を向上させることが可能となる。

また、本発明の実施の形態 1 と同様に、従来の積層バンドパスフィルタと比較して短いストリップラインにより共振器の構成が可能となるため、共振器の高 Q 化が可能となる。

従って、携帯電話などの高周波無線機器の RF 回路部で必要とされる低損失な積層バンドパスフィルタの設計が可能となる。また、ストリップラインを平行に並べることにより、電磁結合を発生させることが可能となるため、共振器間の容量を省くことが可能となり、積層体の低背化が可能となる。

なお、本発明の実施の形態 3 では、4 段のバンドパスフィルタの構成を例として述べたが、この構成は 5 段以上のバンドパスフィルタについても同様の効果が得られる。

(実施の形態 4)

以下、本発明の実施の形態 4 の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図 9 は本発明の実施の形態 4 における積層バンドパスフィルタの分解斜視図を示すものである。

図 9 に示すように、本発明の積層バンドパスフィルタは誘電体層 901 から誘電体層 907 までが順に積層され、積層体の大きさは 3.0 mm × 3.0 mm で高さは 0.8 mm である。

また、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス

相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相は $Si-Ba-La-B-O$ 系からなる。積層体側面には、接地電極908、入力電極909及び出力電極910が形成されている。

誘電体層901には内部接地電極911が配置され、接地電極908に接続されている。誘電体層902にはコンデンサ電極912、913が配置され、誘電体層903、904にはストリップライン914、915が配置されている。

また、誘電体層905にはコンデンサ電極916、917が配置され、誘電体層906にはコンデンサ電極918、919が配置されている。さらに、コンデンサ電極918は入力電極909と接続され、コンデンサ電極919は出力電極910に接続されている。

コンデンサ電極916はビアホール920を介してストリップライン914の一端914a、コンデンサ電極912に接続され、コンデンサ電極917はビアホール921を介してストリップライン915の一端915a、コンデンサ電極913に接続されている。

さらに、ストリップライン914の他端914bおよびストリップライン915の他端915bはビアホール922を介して内部接地電極911に接続されている。

以上のように構成された積層バンドパスフィルタは動作としては実施の形態1と同様の動作をするので、説明は割愛する。

ここで、誘電体層903、904に形成されたストリップライン914、915は長さ、幅ともに等しく、積層方向において同じ場所に配置されている。従って、L1、L2の間には相互インダクタM1が作用する。

これにより、従来の構成では必要とされていた共振器間の容量素子を省くことができ、積層体の低背化が可能となる。また、共振器の周波数

に合わせて、キャパシタ C 3、C 4 を形成しているコンデンサ電極 9 1 2、9 1 3 の大きさを変えることにより、ストリップライン 9 1 4、9 1 5 の長さ、幅などを変えることなく、さまざまな周波数に対して、低損失な積層バンドパスフィルタの提供が可能となる。

以上のように本発明の実施の形態 4 によれば、従来の積層バンドパスフィルタと比較して短いストリップラインにより共振器の構成が可能となるため、材料 Q の低い誘電体材料においても共振器の高 Q 化が可能となる。

従って、携帯電話などの高周波無線機器の R F 回路部において必要とされる挿入損失が 1. 5 d B 程度の低損失な積層バンドパスフィルタの設計が可能となる。また、ストリップラインを平行に並べることにより、電磁結合を発生させることが可能となるため、共振器間の容量を省くことが可能となり、積層体の低背化が可能となる。

なお、本発明の実施の形態 4 では、2 段のバンドパスフィルタの構成を例として述べたが、この構成は 3 段以上のバンドパスフィルタについても同様の効果が得られる。

(実施の形態 5)

以下、本発明の実施の形態 5 の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図 1 0 は本発明の実施の形態 5 における積層バンドパスフィルタの分解斜視図を示すものである。

図 1 0 に示すように、本発明の積層バンドパスフィルタは誘電体層 1 0 0 1 から誘電体層 1 0 0 6 までが順に積層され、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相は $Si-Ba-La-B-O$ 系からなる。

また、図 10 に示すように、本発明の積層バンドパスフィルタには図 1 で説明した本発明の実施の形態 1 の積層バンドパスフィルタが 2 つ内層されており、それぞれのバンドパスフィルタの通過帯域は異なるものとする。

尚、ここで、図 1 に示した積層バンドパスフィルタの各部と、図 10 に示す積層バンドパスフィルタの各部の機能上の主な対応関係を、それぞれの図面に示された符号を用いて説明する。

即ち、図 1 の誘電体層 101 から誘電体層 106 には、図 10 の誘電体層 1001 から 1006 が対応し、図 1 の接地電極 107、入力電極 108 及び出力電極 109 には、図 10 の接地電極 1007、入力電極 1008 及び出力電極 1009 が対応する。

又、図 1 の内部接地電極 110 には、図 10 の内部接地電極 1010 が対応する。図 1 のコンデンサ電極 111、112 には、図 10 のコンデンサ電極 1011、1012 と、コンデンサ電極 1019、1020 が対応する。図 1 のストリップライン 113、114 には、図 10 のストリップライン 1014、1015 と、ストリップライン 1022、1021 が対応する。

又、図 1 のコンデンサ電極 115、116 には、コンデンサ電極 1015、1016 と、コンデンサ電極 1024、1023 が対応する。図 1 のコンデンサ電極 117、118 には、図 10 のコンデンサ電極 1017、1018 と、コンデンサ電極 1026、1025 が対応する。

以上のように構成された積層バンドパスフィルタは動作としては実施の形態 1 と同様の動作をするので、異なる部分のみ説明する。

本発明の実施の形態 5 では、積層バンドパスフィルタを 2 つ内層することにより、共通の内部接地電極 1010 を用いることが可能となり、また、それぞれのバンドパスフィルタの入出力電極間に接地電極が配置

されることにより、それぞれの入出力電極間のアイソレーションが十分に確保することができる。

これにより、従来、2つの積層バンドパスフィルタを実装することよりも低面積で実現することが可能となり、また、アイソレーションを十分確保することにより、それぞれの特性を維持しながら1つの積層体へ2つのバンドパスフィルタの内層化が可能となる。

なお、本発明の実施の形態5では、異なる周波数帯を通過帯域とするバンドパスフィルタを例として述べたが、この構成は同帯域を通過帯域とするバンドパスフィルタでも同様の効果が得られる。

また、本発明の実施の形態5では、2つのバンドパスフィルタを内層する構成を例として述べたが、この構成は3つ以上のバンドパスフィルタでも同様の効果が得られる。

又、図10では、2つのバンドパスフィルタを平面方向に配置して内層した構成例を示したが、これに限らず例えば、図11に示す様に、2つのバンドパスフィルタを積層方向に配置しても上記と同様の効果が得られる。

尚、ここで、図1に示した積層バンドパスフィルタの各部と、図11に示す積層バンドパスフィルタの各部の機能上の主な対応関係を、それぞれの図面に示された符号を用いて説明する。

即ち、図1の誘電体層101から誘電体層106には、図11の誘電体層1105から誘電体層1110が対応し、図1の誘電体層101から誘電体層105には、図11の誘電体層1105から誘電体層1101が対応する。即ち、誘電体層1105が図11に示した2つのバンドパスフィルタに関して共用されている。

又、図1の内部接地電極110には、図11の内部接地電極1111が対応する。図1のコンデンサ電極111、112には、図11のコン

デンサ電極 1 1 1 2, 1 1 1 3 と、コンデンサ電極 1 1 2 4, 1 1 2 5 が対応する。図 1 のストリップライン 1 1 3, 1 1 4 には、図 1 1 のストリップライン 1 1 1 4, 1 1 1 5 と、ストリップライン 1 1 2 6, 1 1 2 7 が対応する。

又、図 1 のコンデンサ電極 1 1 5, 1 1 6 には、図 1 1 のコンデンサ電極 1 1 1 6, 1 1 1 7 と、コンデンサ電極 1 1 2 8, 1 1 2 9 が対応する。図 1 のコンデンサ電極 1 1 7, 1 1 8 には、図 1 1 のコンデンサ電極 1 1 1 8, 1 1 1 9 と、コンデンサ電極 1 1 3 0, 1 1 3 1 が対応する。

また、本発明の実施の形態 1 から 5 では、誘電体層として、比誘電率 $\epsilon_r = 7$ 、誘電損失 $\tan \delta = 2.0 \times 10^{-4}$ である結晶相とガラス相からなる誘電体シートを例として述べたが、比誘電率 $\epsilon_r = 5 \sim 10$ である結晶相とガラス相からなる誘電体シートを用いても同様の効果が得られる。

また、結晶相としては Mg_2SiO_4 、ガラス相として $Si-Ba-La-B-O$ 系を例として述べたが、 Al_2O_3 、 MgO 、 SiO_2 及び RO_a (ただし、 R は La 、 Ce 、 Pr 、 Nd 、 Sm 及び Gd から選ばれる少なくとも 1 つの元素であり、 a は前記 R の価数に応じて化学量論的に定まる数値) のうち少なくとも 1 つは含有する結晶相とガラス相を用いても同様の効果が得られる。

また、積層体の大きさは $3.0\text{ mm} \times 3.0\text{ mm}$ 、高さは 0.8 mm を例として述べたが、積層体の大きさ、高さに関わらず同様の効果が得られる。

尚、本発明の他の高周波回路の一例としては、例えば、バラン、ローパスフィルター、ハイパスフィルター、カップラーなどが対応する。

又、本発明の電子部品の一例としては、例えば、半導体部品、SAW

フィルター、チップ部品などが対応する。

以上の様に、例えば、本発明の積層バンドパスフィルタは、複数の誘電体シートを積層して一体化した積層体であって、前記積層体の端面に入力電極、出力電極及び接地電極を有し、内層に前記接地電極に接続された内部接地電極と、複数のコンデンサ電極と複数のストリップラインを有し、第1及び第2のコンデンサ電極は前記内部接地電極と容量結合して、第1及び第2のストリップラインの一端とそれぞれ電氣的に接続し、さらに前記第1及び第2ストリップラインの他端は接地電極に電氣的に接続され、前記複数のコンデンサ電極と前記複数のストリップラインの組み合わせによりバンドパスフィルタを構成し、前記第1及び第2のストリップラインを同一の誘電体シートに配置し、一定間隔離して並べることにより、同層内において電磁的に結合させることを特徴とするものである。

又、例えば、本発明の積層バンドパスフィルタは、複数の誘電体シートを積層して一体化した積層体であって、前記積層体の端面に入力電極、出力電極及び接地電極を有し、内層に前記接地電極と接続された内部接地電極と、複数のコンデンサ電極と複数のストリップラインを有し、第1及び第2のコンデンサ電極は前記内部接地電極と容量結合して、第1及び第2のストリップラインの一端とそれぞれ電氣的に接続し、さらに前記第1及び第2のストリップラインの他端は接地電極に電氣的に接続され、複数のコンデンサ電極と複数のストリップラインの組み合わせによりバンドパスフィルタを構成し、前記第1のストリップラインを第1の誘電体シートに配置し、前記第2のストリップラインを第2の誘電体シートに配置し、前記第1の誘電体シートの直下に前記第2の誘電体シートを配置し、前記第1及び第2のストリップラインを電磁的に結合をさせることを特徴とする。

又、例えば、本発明の積層バンドパスフィルタは、複数の誘電体シートを積層して一体化した積層体であって、前記積層体の端面に入力電極、出力電極及び接地電極を有し、内層に前記接地電極と接続された内部接地電極と、複数のコンデンサ電極と複数のストリップラインを有し、第1～第4のコンデンサ電極は前記内部接地電極と容量結合して、第1～第4のストリップラインの一端とそれぞれ電氣的に接続し、さらに前記第1～第4のストリップラインの他端は接地電極に電氣的に接続され、前記複数のコンデンサ電極と複数のストリップラインの組み合わせによりバンドパスフィルタを構成し、第1の誘電体シートに前記第1及び第2のストリップラインを一定間隔離して配置し、同層内において前記第1及び第2のストリップラインを電磁的に結合させ、第2の誘電体シートに前記第3及び第4のストリップラインを一定間隔離して配置し、同層内において前記第3及び第4のストリップラインを電磁的に結合させ、さらに前記第1の誘電体シートの直下に前記第2の誘電体シートを配置し、前記第1及び第3のストリップライン、前記第2及び第4のストリップラインをそれぞれ電磁的に結合させることを特徴とする。

産業上の利用可能性

以上のように、本発明によれば、従来の構成において必要であった共振器間の容量素子を省くことが可能となり、より小型、低背な積層バンドパスフィルタを提供することが可能となる。この積層バンドパスフィルタを高周波無線機器のRF回路に実装すれば、高周波無線機器の小型化に寄与することができる。

また、従来の構造と比較して短いストリップラインにより共振器

の構成が可能となるため、共振器の高Q化が可能となり、より低損失な積層バンドパスフィルタの提供も可能となる。

請 求 の 範 囲

1. 複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第1及び第2のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第1及び第2のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第1及び第2のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1及び第2のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第1及び第2のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第1及び第2のストリップラインは、同一の前記誘電体シートに配置されており、且つ、一定間隔離して並べることにより、同層内において電磁的に結合されていることを特徴とする積層バンドパスフィルタ。

2. 前記第1及び第2のストリップラインの長さ、及び幅が、それぞれ等しいことを特徴とする請求項1記載の積層バンドパスフィルタ。

3. 前記第1及び第2のストリップラインを平行に配置したことを特徴とする請求項1または2に記載の積層バンドパスフィルタ。

4. 前記第1及び第2のストリップラインがビアホールを介して前記内部接地電極に電氣的に接続されていることを特徴とする請求項1から3の何れか一つに記載の積層バンドパスフィルタ。

5. 前記誘電体シートには前記第1及び第2のストリップラインのみを配置したことを特徴とする請求項1～4の何れか一つに記載の積層

バンドパスフィルタ。

6. 複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第1及び第2のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第1及び第2のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第1及び第2のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1及び第2のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第1及び第2のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第1のストリップラインを第1の誘電体シートに配置し、前記第2のストリップラインを第2の誘電体シートに配置し、前記第1の誘電体シートの直下に前記第2の誘電体シートを配置し、前記第1及び第2のストリップラインが電磁的に結合をされていることを特徴とする積層バンドパスフィルタ。

7. 前記第1及び第2のストリップラインの長さ、幅及び平面内における配置場所が、それぞれ等しいことを特徴とする請求項6記載の積層バンドパスフィルタ。

8. 前記第1及び第2のストリップラインがビアホールを介して前記内部接地電極に電氣的に接続されることを特徴とする請求項6または7に記載の積層バンドパスフィルタ。

9. 前記入力電極に接続された第3のコンデンサ電極と、

前記出力電極に接続された第４のコンデンサ電極と、
前記第３のコンデンサ電極と容量結合する第５のコンデンサ電極と、
前記第４のコンデンサ電極と容量結合する第６のコンデンサ電極とを
有し、

前記第３のコンデンサ電極と前記第６のコンデンサ電極の積層方向に
重なり合う部分の容量結合により、飛び越し容量を形成することを特徴
とした請求項１～８の何れか一つに記載の積層バンドパスフィルタ。

１０． 前記第４及び第５のコンデンサ電極の積層方向に重なり合う
部分の容量結合により、飛び越し容量を形成することを特徴とした請求
項１～９の何れか一つに記載の積層バンドパスフィルタ。

１１． 前記接地電極を基準として、前記第１及び第２のコンデンサ
電極の内、少なくとも一方の電極パターンが積層されており、その上層
に、前記第１及び第２のストリップライン内、少なくとも一方の電極パ
ターンが積層されており、更にその上層に前記入力電極に接続されたコ
ンデンサ電極及び前記出力電極に接続されたコンデンサ電極の内、少な
くとも一方の電極パターンが積層されている請求項１～１０の何れか一
つに記載の積層バンドパスフィルタ。

１２． 前記ストリップラインを構成する層の上層に、前記入力電極
に接続されたコンデンサ電極、及び前記出力電極に接続されたコンデン
サ電極を入出力容量として構成する全ての電極パターンを備えた請求項
１～１０の何れか一つに記載の積層バンドパスフィルタ。

１３． 前記接地電極を基準として、前記第１及び第２のコンデンサ
電極の内、少なくとも一方の電極パターンが積層されており、その上層
に、前記第１及び第２のストリップライン内、少なくとも一方の電極パ
ターンが積層されており、更にその上層に前記第３～第６のコンデンサ
電極の内、少なくとも一つの電極パターンが積層されている請求項９に

記載の積層バンドパスフィルタ。

14. 前記ストリップラインを構成する層の上層に、前記第3～第6のコンデンサ電極を備えた請求項9に記載の積層バンドパスフィルタ。

15. 複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第1～第4のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第1～第4のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第1～第4のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1～第4のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第1～第4のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第1の誘電体シートに前記第1及び第2のストリップラインを一定間隔離して配置し、同層内において前記第1及び第2のストリップラインを電磁的に結合させ、第2の誘電体シートに前記第3及び第4のストリップラインを一定間隔離して配置し、同層内において前記第3及び第4のストリップラインを電磁的に結合させ、且つ、前記第1の誘電体シートの直下に前記第2の誘電体シートを配置し、前記第1及び第3のストリップライン、前記第2及び第4のストリップラインがそれぞれ電磁的に結合されていることを特徴とする積層バンドパスフィルタ。

16. 前記第1～第4のストリップラインの長さ、幅が等しく、前記第1及び前記第3のストリップラインの平面内における配置位置が等

しく、前記第2及び第4のストリップラインの平面内における配置位置が等しいことを特徴とする請求項15記載の積層バンドパスフィルタ。

17. 前記第1及び第2のストリップラインを平行に配置し、前記第3及び第4のストリップラインを平行に配置することを特徴とした請求項15または16に記載の積層バンドパスフィルタ。

18. 前記第1～第4のストリップラインがビアホールを介して前記内部接地電極に接続されることを特徴とする請求項15～17の何れか一つに記載の積層バンドパスフィルタ。

19. 前記入力電極に接続された第5のコンデンサ電極と、前記出力電極に接続された第6のコンデンサ電極と、前記第5のコンデンサ電極と容量結合する第7の前記コンデンサ電極と、前記第6のコンデンサ電極と容量結合する第8の前記コンデンサ電極を有し、

前記第5のコンデンサ電極と前記第8のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした請求項15～18の何れか一つに記載の積層バンドパスフィルタ。

20. 前記第6及び第7のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした請求項15～19の何れか一つに記載の積層バンドパスフィルタ。

21. 前記誘電体シートが結晶相とガラス相とからなり、前記結晶相が Al_2O_3 、 MgO 、 SiO_2 及び RO_a のうち少なくとも1つを含有することを特徴とする請求項1～20の何れか一つに記載の積層バンドパスフィルタ。

ただし、RはLa、Ce、Pr、Nd、Sm及びGdから選ばれる少なくとも1つの元素であり、aは前記Rの価数に応じて化学量論的に定まる数値である。

22. 少なくとも請求項1～21の何れか一つに記載のバンドパス

フィルタと、請求項 1 ～ 2 1 の何れか一つに記載のバンドパスフィルタとを、前記積層体に内蔵することを特徴とする積層バンドパスフィルタ。

2 3. 請求項 1 ～ 2 1 の何れか一つに記載のバンドパスフィルタと、他の高周波回路とを、前記積層体に内蔵することを特徴とする複合高周波デバイス。

2 4. 請求項 1 ～ 2 1 の何れか一つに記載のバンドパスフィルタを内蔵した前記積層体上に、電子部品を実装することを特徴とする複合高周波デバイス。

2 5. 請求項 1 ～ 2 4 の何れか一つに記載の積層バンドパスフィルタを実装したことを特徴とする高周波無線機器。

2 6. 複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインとを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 及び第 2 のストリップラインは、同一の誘電体シートに配置し、一定間隔離して並べることにより、同層内において電磁的に結合させることを特徴とする積層バンドパスフィルタの製造方法。

2 7. 複数の誘電体シートを積層して一体化した積層体の端面に入

力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 のストリップラインを第 1 の誘電体シートに配置し、

前記第 2 のストリップラインを第 2 の誘電体シートに配置し、

前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置することにより、前記第 1 及び第 2 のストリップラインを電磁的に結合をさせることを特徴とする積層バンドパスフィルタの製造方法。

28. 複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第 1 ～第 4 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 ～第 4 のストリップラインを含む複数のストリップラインを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 ～第 4 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 ～第 4 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 ～第 4 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 の誘電体シートに前記第 1 及び第 2 のストリップラインを一定間隔離して配置し、同層内において前記第 1 及び第 2 のストリップラインを電磁的に結合させ、

第 2 の誘電体シートに前記第 3 及び第 4 のストリップラインを一定間隔離して配置し、同層内において前記第 3 及び第 4 のストリップラインを電磁的に結合させ、

さらに前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 3 のストリップライン、前記第 2 及び第 4 のストリップラインをそれぞれ電磁的に結合させることを特徴とする積層バンドパスフィルタの製造方法。

補正書の請求の範囲

[2001年11月22日 (22. 11. 01) 国際事務局受理：出願当初の請求の範囲
11-14, 19 及び 21-24 は補正された；他の請求の範囲は変更なし。(4頁)]

前記出力電極に接続された第4のコンデンサ電極と、

前記第3のコンデンサ電極と容量結合する第5のコンデンサ電極と、

前記第4のコンデンサ電極と容量結合する第6のコンデンサ電極とを
有し、

前記第3のコンデンサ電極と前記第6のコンデンサ電極の積層方向に
重なり合う部分の容量結合により、飛び越し容量を形成することを特徴
とした請求項1～8の何れか一つに記載の積層バンドパスフィルタ。

10. 前記第4及び第5のコンデンサ電極の積層方向に重なり合う
部分の容量結合により、飛び越し容量を形成することを特徴とした請求
項1～9の何れか一つに記載の積層バンドパスフィルタ。

11. (補正後) 前記内部接地電極を基準として、その上層に、前記
第1及び第2のコンデンサ電極の内、少なくとも一方の電極パターンが
積層されており、更にその上層に少なくとも第1及び第2のストリップ
ラインの内、少なくとも一方の電極パターンが積層されており、更にそ
の上層に前記入力電極に接続されたコンデンサ電極及び前記出力電極に
接続されたコンデンサ電極の内、少なくとも一方の電極パターンが積層
されている請求項1～8の何れか一つに記載の積層バンドパスフィルタ。

12. (補正後) 前記ストリップラインを構成する層の上層に、前記
入力電極に接続されたコンデンサ電極、及び前記出力電極に接続された
コンデンサ電極と入出力容量を構成する全ての電極パターンを備えた請
求項1～8の何れか一つに記載の積層バンドパスフィルタ。

13. (補正後) 前記内部接地電極を基準として、その上層に、前記
第1及び第2のコンデンサ電極の内、少なくとも一方の電極パターンが
積層されており、その上層に、前記第1及び第2のストリップラインの
内、少なくとも一方の電極パターンが積層されており、更にその上層に
前記第3～第6のコンデンサ電極の内、少なくとも一つの電極パターン

が積層されている請求項 9 または 10 に記載の積層バンドパスフィルタ。

14. (補正後) 前記ストリップラインを構成する層の上層に、前記第 3 ～第 6 のコンデンサ電極全てを備えた請求項 9 または 10 に記載の積層バンドパスフィルタ。

15. 複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第 1 ～第 4 のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第 1 ～第 4 のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第 1 ～第 4 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 ～第 4 のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第 1 ～第 4 のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第 1 の誘電体シートに前記第 1 及び第 2 のストリップラインを一定間隔離して配置し、同層内において前記第 1 及び第 2 のストリップラインを電磁的に結合させ、第 2 の誘電体シートに前記第 3 及び第 4 のストリップラインを一定間隔離して配置し、同層内において前記第 3 及び第 4 のストリップラインを電磁的に結合させ、且つ、前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 3 のストリップライン、前記第 2 及び第 4 のストリップラインがそれぞれ電磁的に結合されていることを特徴とする積層バンドパスフィルタ。

16. 前記第 1 ～第 4 のストリップラインの長さ、幅が等しく、前

記第 1 及び前記第 3 のストリップラインの平面内における配置位置が等しく、前記第 2 及び第 4 のストリップラインの平面内における配置位置が等しいことを特徴とする請求項 15 記載の積層バンドパスフィルタ。

17. 前記第 1 及び第 2 のストリップラインを平行に配置し、前記第 3 及び第 4 のストリップラインを平行に配置することを特徴とした請求項 15 または 16 に記載の積層バンドパスフィルタ。

18. 前記第 1 ～第 4 のストリップラインがビアホールを介して前記内部接地電極に接続されることを特徴とする請求項 15 ～17 の何れか一つに記載の積層バンドパスフィルタ。

19. (補正後)前記入力電極に接続された第 5 のコンデンサ電極と、前記出力電極に接続された第 6 のコンデンサ電極と、前記第 5 のコンデンサ電極と容量結合する第 7 のコンデンサ電極と、前記第 6 のコンデンサ電極と容量結合する第 8 のコンデンサ電極を有し、

前記第 5 のコンデンサ電極と前記第 8 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした請求項 15 ～18 の何れか一つに記載の積層バンドパスフィルタ。

20. 前記第 6 及び第 7 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした請求項 15 ～19 の何れか一つに記載の積層バンドパスフィルタ。

21. (補正後)少なくとも請求項 1 ～20 の何れか一つに記載のバンドパスフィルタと、請求項 1 ～20 の何れか一つに記載のバンドパスフィルタとを、前記積層体に内蔵することを特徴とする積層バンドパスフィルタ。

22. (補正後)請求項 1 ～20 の何れか一つに記載のバンドパスフィルタと、他の高周波回路とを、前記積層体に内蔵することを特徴とする複合高周波デバイス。

23. (補正後) 請求項1～20の何れか一つに記載のバンドパスフィルタを内蔵した前記積層体上に、電子部品を実装することを特徴とする複合高周波デバイス。

24. (補正後) 前記誘電体シートが結晶相とガラス相とからなり、前記結晶相が Al_2O_3 、 MgO 、 SiO_2 及び RO_a のうち少なくとも1つを含有することを特徴とする請求項1～23の何れか一つに記載の積層バンドパスフィルタ。

ただし、RはLa、Ce、Pr、Nd、Sm及びGdから選ばれる少なくとも1つの元素であり、aは前記Rの価数に応じて化学量論的に定まる数値である。

25. 請求項1～24の何れか一つに記載の積層バンドパスフィルタを実装したことを特徴とする高周波無線機器。

26. 複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第1及び第2のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第1及び第2のストリップラインを含む複数のストリップラインとを形成する積層バンドパスフィルタの製造方法であって、

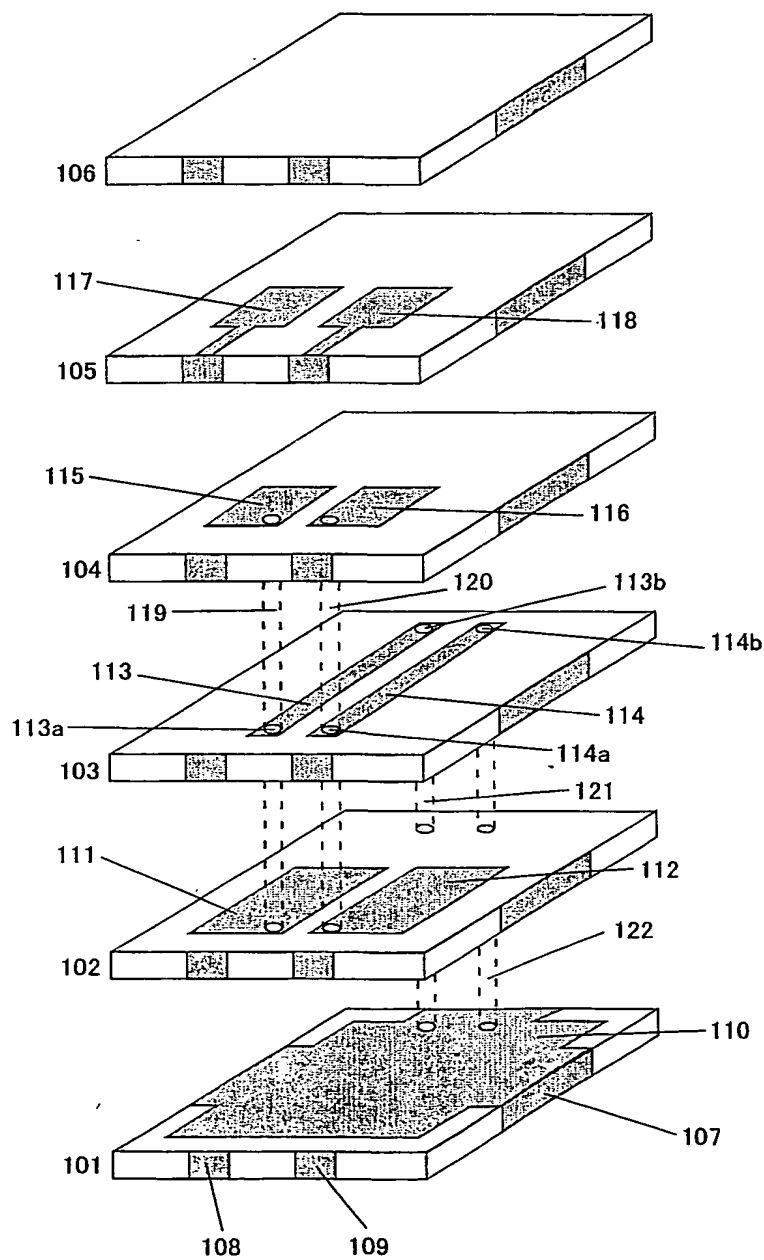
前記第1及び第2のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1及び第2のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第1及び第2のストリップラインの他端は、接地電極に電氣的に接続し、

前記第1及び第2のストリップラインは、同一の誘電体シートに配置し、一定間隔離して並べることにより、同層内において電磁的に結合さ

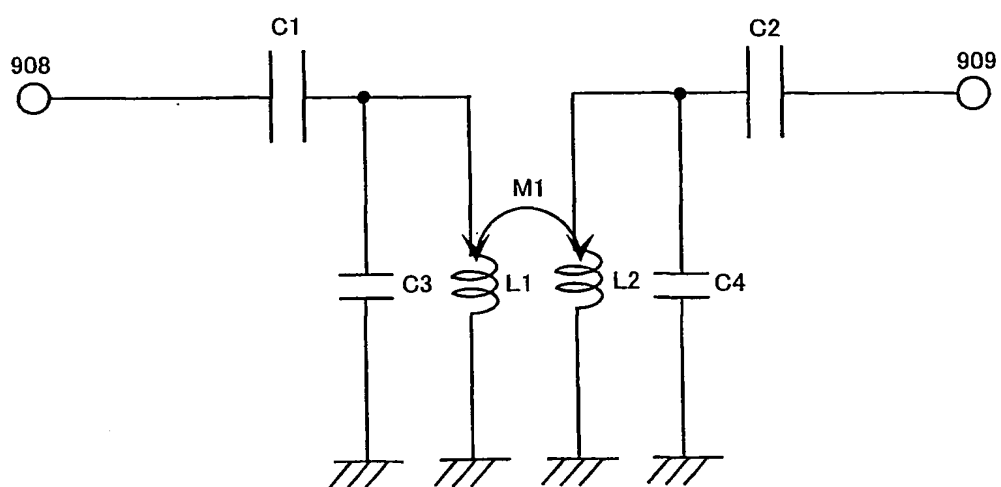
1 / 1 2

第 1 図



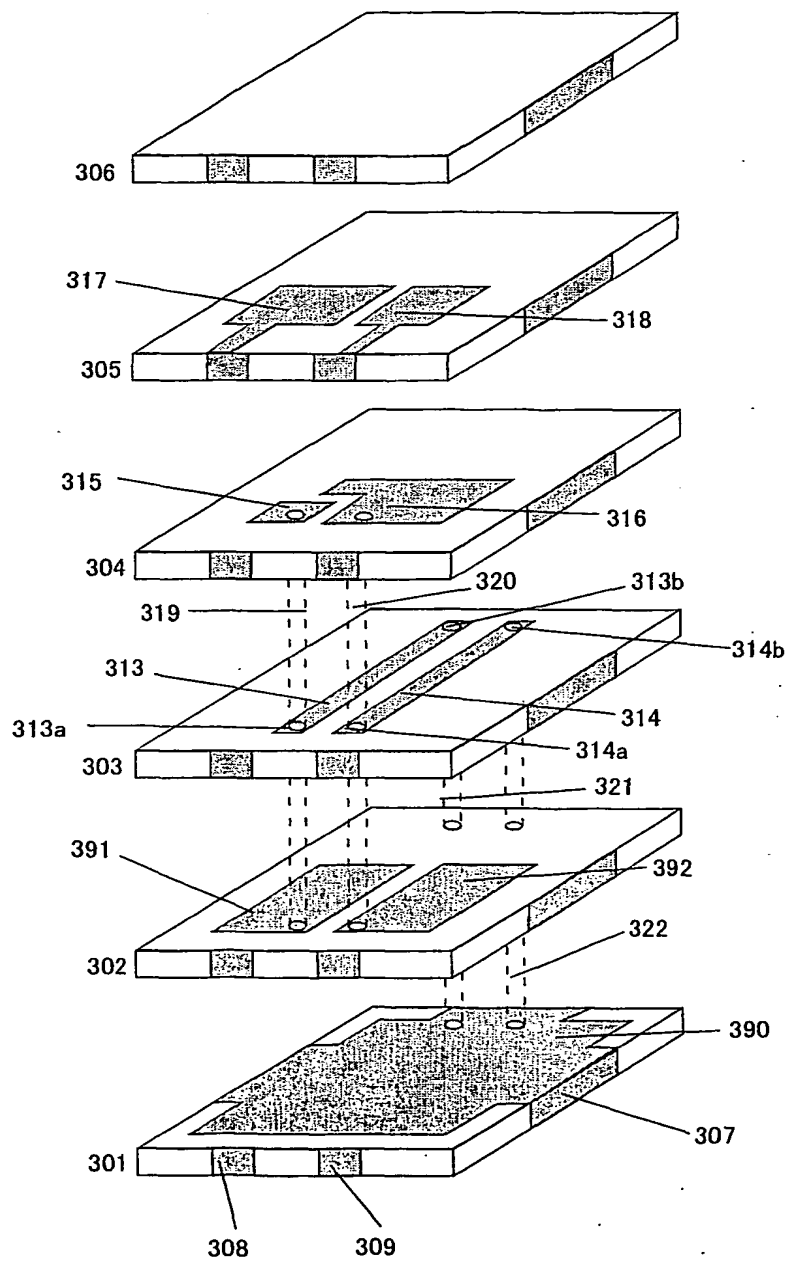
2 / 1 2

第 2 図



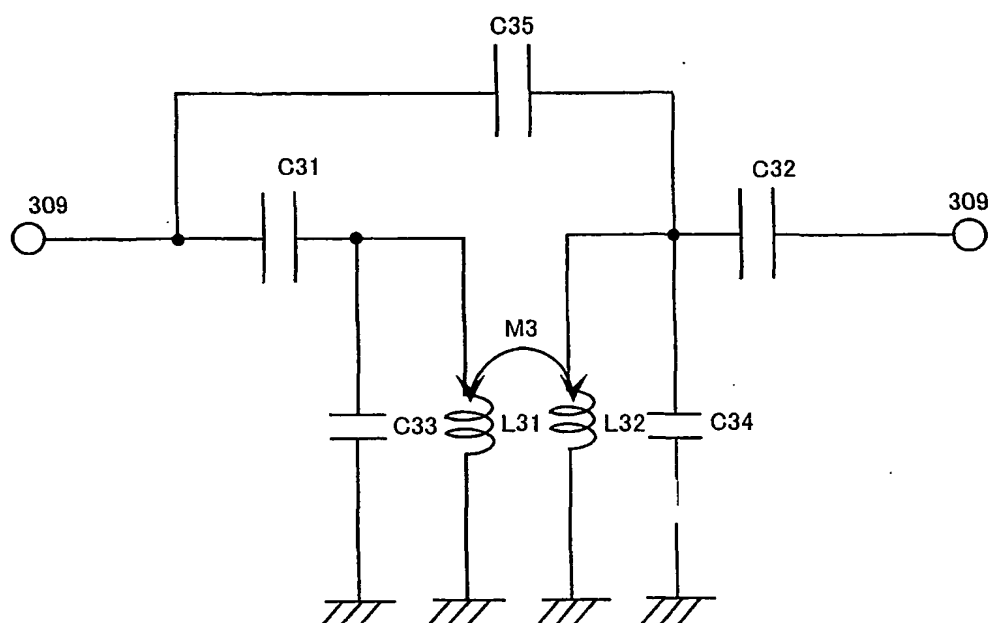
3 / 1 2

第 3 図



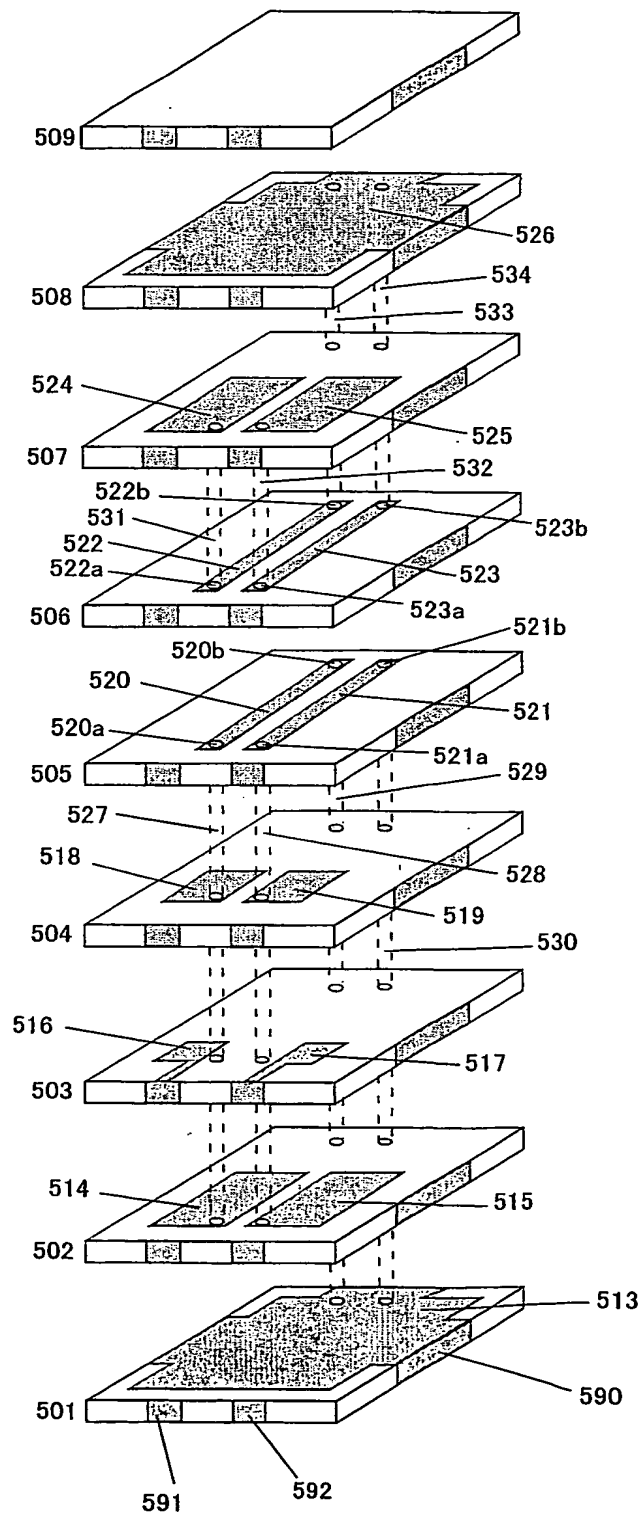
4 / 1 2

第 4 図



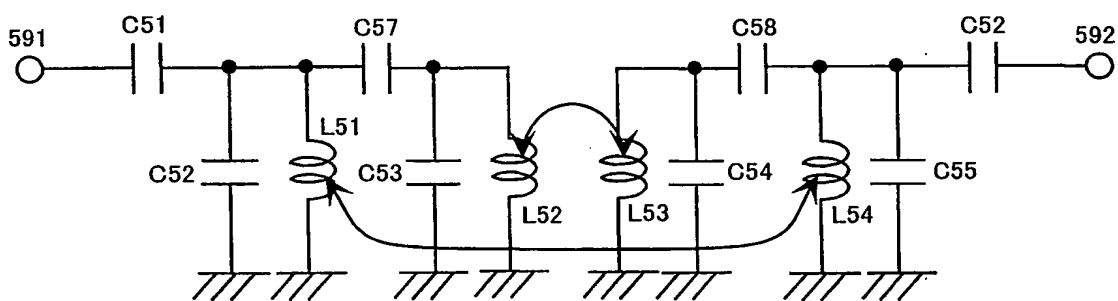
5 / 1 2

第 5 図



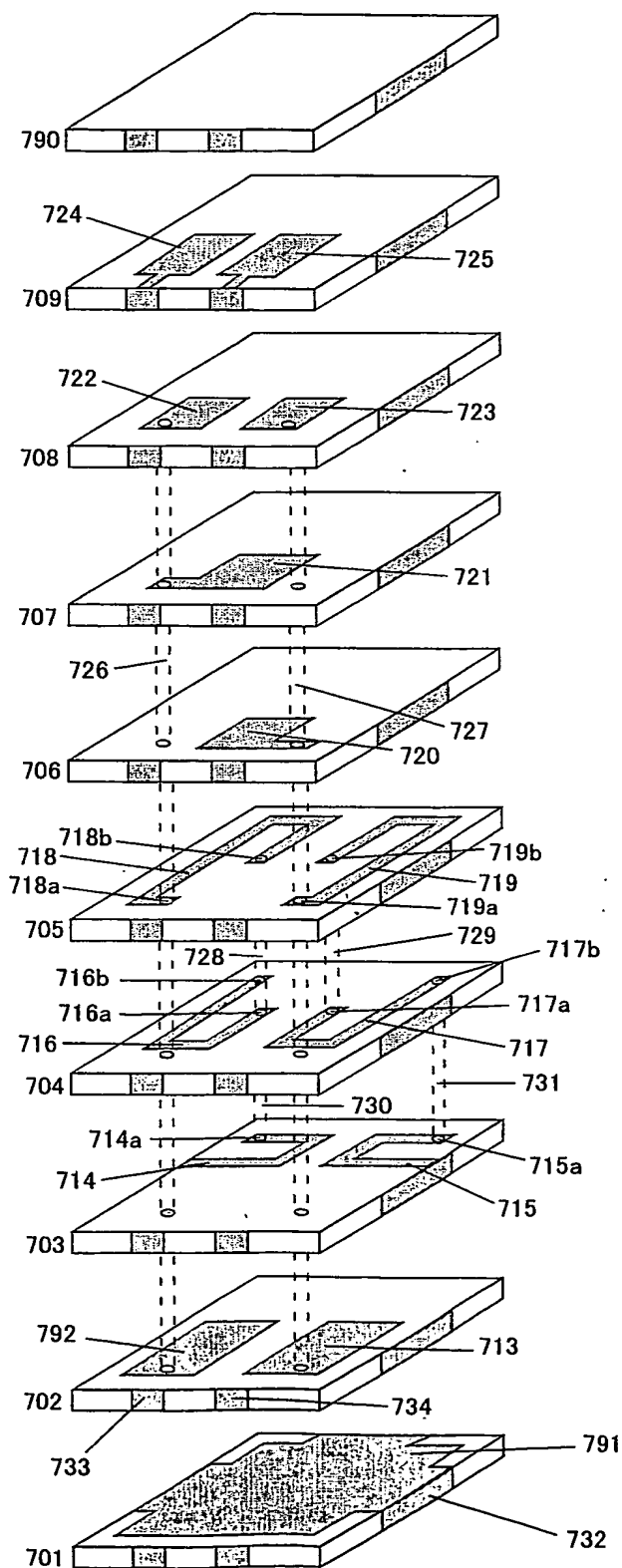
6 / 1 2

第 6 図



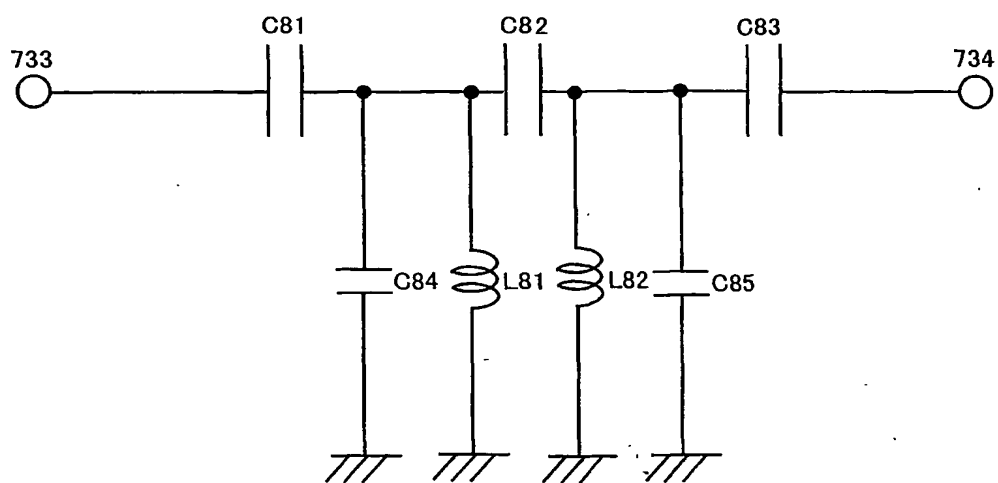
7 / 1 2

第 7 図



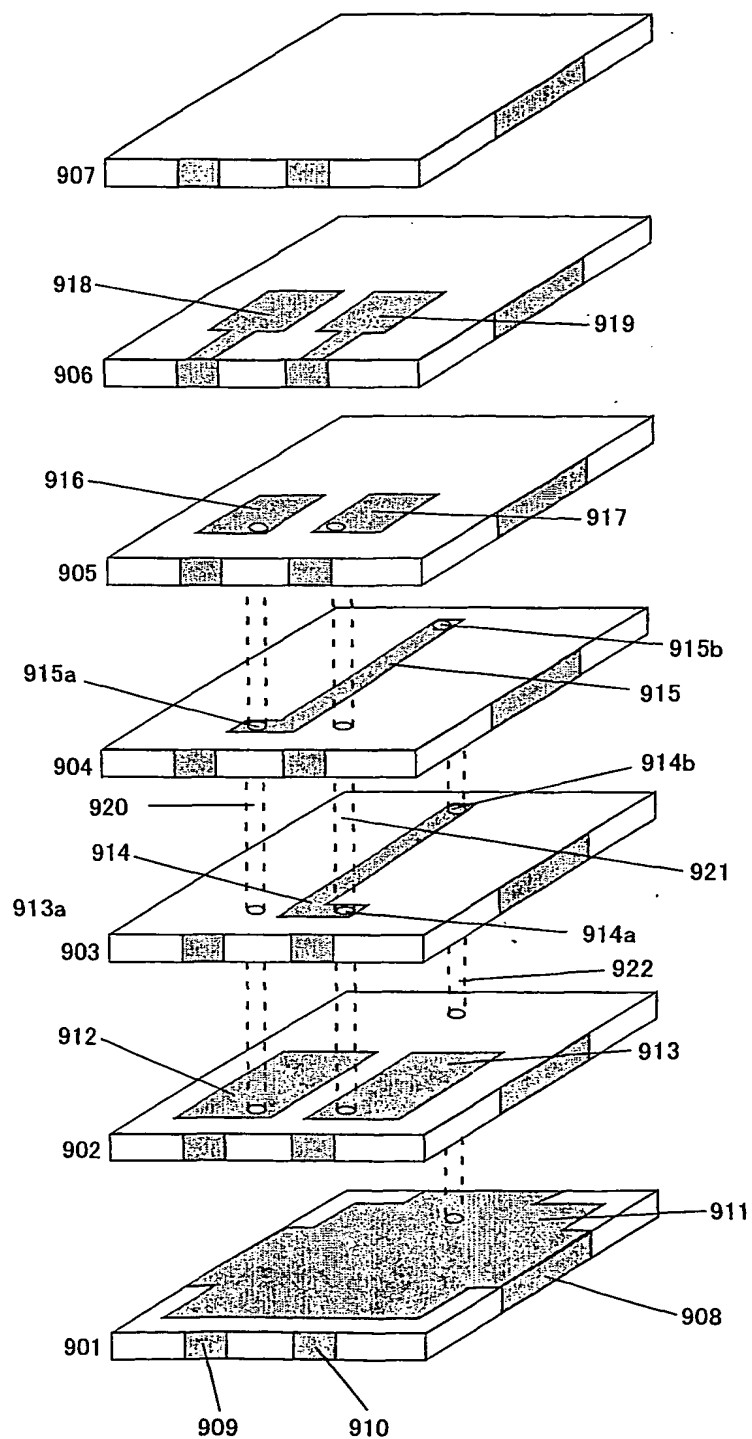
8 / 1 2

第 8 図



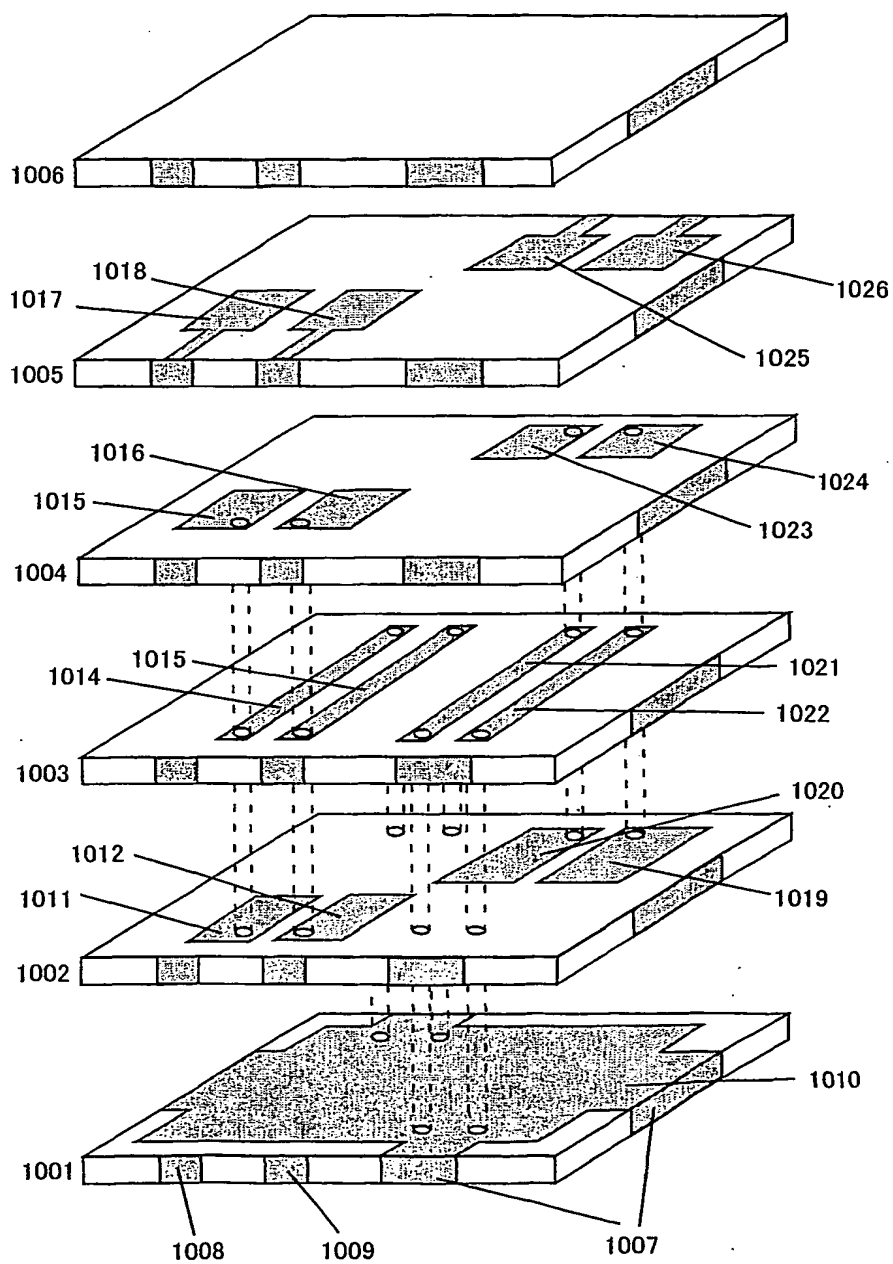
9 / 1 2

第 9 図



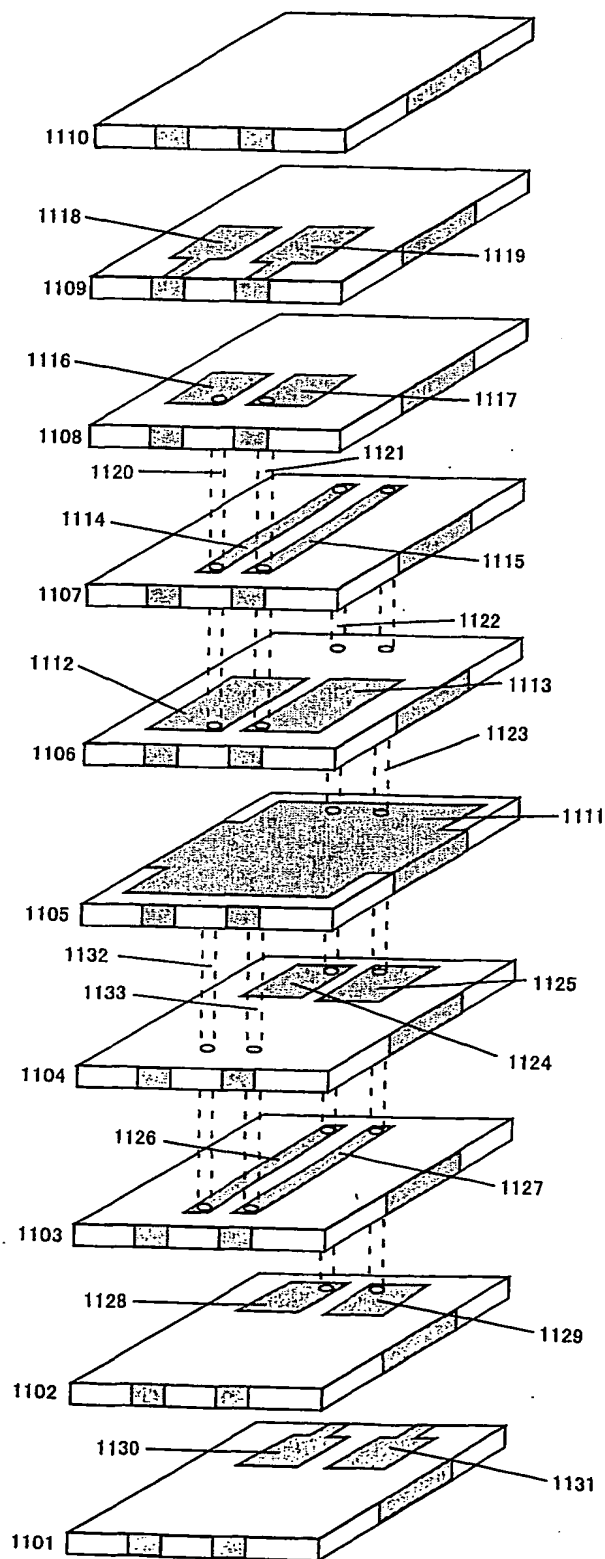
10/12

第 10 図

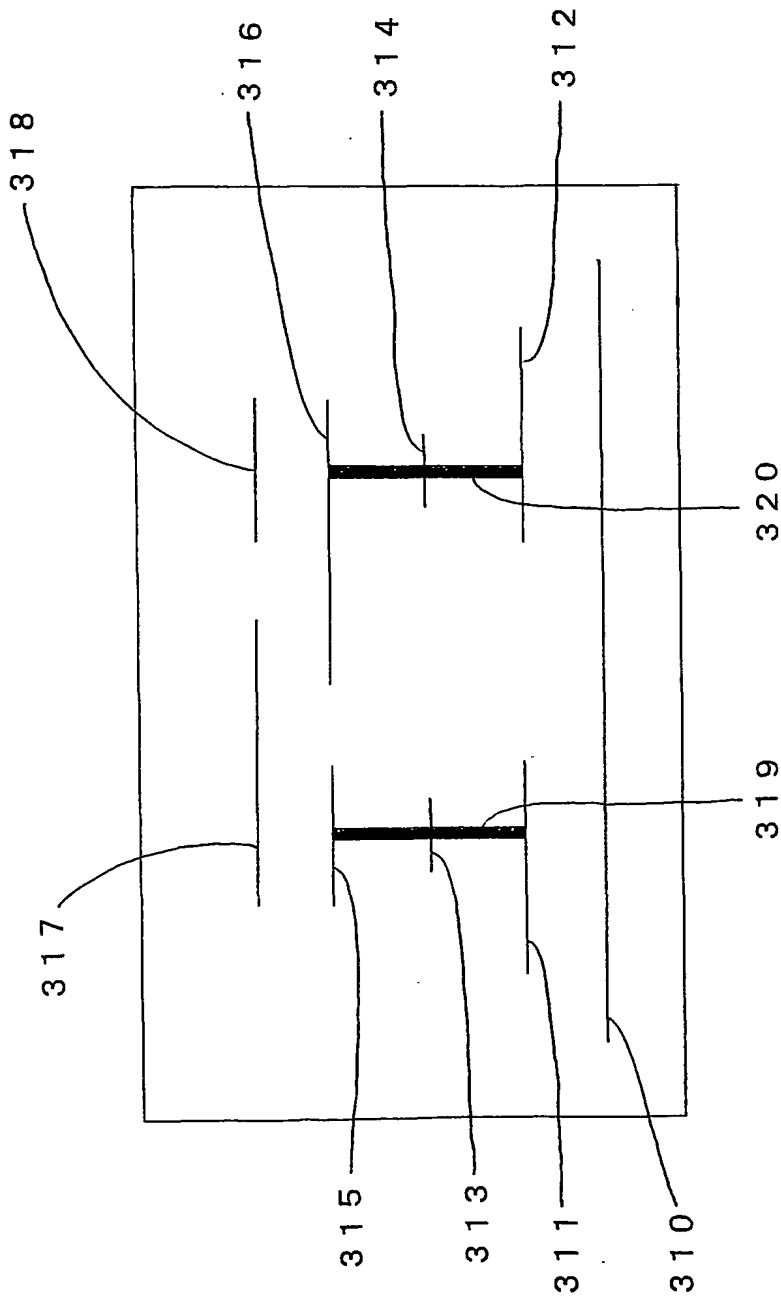


1 1 / 1 2

第 1 1 図



1 2 / 1 2



第 1 2 図

明 細 書

積層バンドパスフィルタ、高周波無線機器、及び積層バンドパスフィルタの製造方法

技術分野

本発明は、主として携帯電話機などの高周波無線機に実装される積層バンドパスフィルタ、高周波無線機器、及び積層バンドパスフィルタの製造方法に関するものである。

背景技術

近年、通信機器の小型化に伴い、積層バンドパスフィルタは携帯電話機などのRF回路に用いられている。以下に図面を参照しながら、上記した従来のバンドパスフィルタの一例について説明する。

図7は従来の積層バンドパスフィルタの分解斜視図を示し、図8は従来の積層バンドパスフィルタの等価回路を示す。

図7に示すように、積層バンドパスフィルタは誘電体層701から誘電体層710までが順に積層されている。誘電体層701には内部接地電極711が配置され、誘電体層702にはコンデンサ電極712、713が配置されている。

また、誘電体層703にはストリップライン714、715が配置され、誘電体層704にはストリップライン716、717が配置され、誘電体層705にはストリップライン718、719が配置されている。誘電体層706、707にはそれぞれコンデンサ電極720、721が配置され、誘電体層708にはコンデンサ電極722、723が配置され、誘電体層709にはコンデンサ電極724、725が配置されてい

る。

コンデンサ電極 7 1 2、ストリップライン 7 1 8 の一端 7 1 8 a、コンデンサ電極 7 2 1 はビアホール 7 2 6 を介してコンデンサ電極 7 2 2 に接続され、コンデンサ電極 7 1 3、ストリップライン 7 1 9 の一端 7 1 9 a、コンデンサ電極 7 2 0 はビアホール 7 2 7 を介してコンデンサ電極 7 2 3 に接続されている。

また、ストリップライン 7 1 8 の他端 7 1 8 b はビアホール 7 2 8 を介してストリップライン 7 1 6 の一端 7 1 6 a に接続され、ストリップライン 7 1 9 の他端 7 1 9 b はビアホール 7 2 9 を介してストリップライン 7 1 7 の一端 7 1 7 a に接続されている。

さらに、ストリップライン 7 1 6 の他端 7 1 6 b はビアホール 7 3 0 を介してストリップライン 7 1 4 の一端 7 1 4 a に接続され、ストリップライン 7 1 7 の他端 7 1 7 b はビアホール 7 3 1 を介してストリップライン 7 1 5 の一端 7 1 5 a に接続されている。内部接地電極 7 1 1 とストリップライン 7 1 4、7 1 5 は積層電子部品側面に形成された接地電極 7 3 2 に接続され、コンデンサ電極 7 2 4、7 2 5 はそれぞれ入力電極 7 3 3、出力電極 7 3 4 に接続されている。

以下、図 7 及び図 8 を用いて従来の積層バンドパスフィルタの動作について簡単に説明する。キャパシタ C 8 1 はコンデンサ電極 7 2 4 とコンデンサ電極 7 2 2 の間に形成され、キャパシタ C 8 2 はコンデンサ電極 7 2 5 とコンデンサ電極 7 2 3 の間に形成される。

また、キャパシタ C 8 3 はコンデンサ電極 7 2 1 とコンデンサ電極 7 2 0 の間に形成される。さらに、キャパシタ C 8 4、C 8 5 はそれぞれコンデンサ電極 7 1 2、7 1 3 と内部接地電極 7 1 1 の間に形成される。

インダクタ L 8 1 はストリップライン 7 1 8、7 1 6、7 1 4 より形成され、インダクタ L 8 2 はストリップライン 7 1 9、7 1 7、7 1 5 より形成される。入力電極 7 3 3 にキャパシタ C 8 1 が接続され、出力電極 7 3 4 にキャパシタ C 8 2 が接続されている。キャパシタ C 8 1 に並列にキャパシタ C 8 4、インダクタ L 8 1 が接続され、直列にキャパシタ C 8 3 が接続され、キャパシタ C 8 2 に並列にキャパシタ C 8 5、インダクタ L 8 2 が接続され、直列にキャパシタ C 8 3 が接続されることにより 2 段のバンドパスフィルタを構成している。

発明の開示

しかしながら、上記のような構成では、ストリップラインが多層に渡るため、インダクタにおける抵抗成分が増大するため、Q 値が低下し、R F 回路部に用いられる低損失かつ急峻なバンドパスフィルタを実現することができないという課題を有していた。また、ストリップラインが多層構成となるため、積層体の小型、低背化が困難であるという課題も有していた。

本発明は上記課題に鑑み、小型、低背かつ、低損失な積層バンドパスフィルタ、および当該積層バンドパスフィルタの実装により小型化を実現する高周波無線機器を提供すること、及び積層バンドパスフィルタの製造方法を目的とするものである。

第 1 の本発明（請求項 1 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第 1 及び第 2 のストリップラインは、同一の前記誘電体シートに配置されており、且つ、一定間隔離して並べることにより、同層内において電磁的に結合されていることを特徴とする積層バンドパスフィルタである。

又、第 2 の本発明（請求項 2 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインの長さ、及び幅が、それぞれ等しいことを特徴とする上記第 1 の本発明の積層バンドパスフィルタである。

又、第 3 の本発明（請求項 3 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインを平行に配置したことを特徴とする上記第 1 または第 2 の本発明の積層バンドパスフィルタである。

又、第 4 の本発明（請求項 4 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインがビアホールを介して前記内部接地電極に電氣的に接続されていることを特徴とする上記第 1 から第 3 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 5 の本発明（請求項 5 記載の本発明に対応）は、前記誘電体シートには前記第 1 及び第 2 のストリップラインのみを配置したことを特徴とする上記第 1 ～ 4 の本発明の何れか一つの積層バンドパスフィルタ

である。

又、第 6 の本発明（請求項 6 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第 1 のストリップラインを第 1 の誘電体シートに配置し、前記第 2 のストリップラインを第 2 の誘電体シートに配置し、前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 2 のストリップラインが電磁的に結合をされていることを特徴とする積層バンドパスフィルタである。

又、第 7 の本発明（請求項 7 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインの長さ、幅及び平面内における配置場所が、それぞれ等しいことを特徴とする上記第 6 の本発明の積層バンドパスフィルタである。

又、第 8 の本発明（請求項 8 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインがビアホールを介して前記内部接地電極に電気

的に接続されることを特徴とする上記第 6 または 7 の本発明の積層バンドパスフィルタである。

又、第 9 の本発明（請求項 9 記載の本発明に対応）は、前記入力電極に接続された第 3 のコンデンサ電極と、

前記出力電極に接続された第 4 のコンデンサ電極と、

前記第 3 のコンデンサ電極と容量結合する第 5 のコンデンサ電極と、

前記第 4 のコンデンサ電極と容量結合する第 6 のコンデンサ電極とを有し、

前記第 3 のコンデンサ電極と前記第 6 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした上記第 1 ～ 8 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 10 の本発明（請求項 10 記載の本発明に対応）は、前記第 4 及び第 5 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした上記第 1 ～ 9 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 11 の本発明（請求項 11 記載の本発明に対応）は、前記接地電極を基準として、前記第 1 及び第 2 のコンデンサ電極の内、少なくとも一方の電極パターンが積層されており、その上層に、前記第 1 及び第 2 のストリップライン内、少なくとも一方の電極パターンが積層されており、更にその上層に前記入力電極に接続されたコンデンサ電極及び前記出力電極に接続されたコンデンサ電極の内、少なくとも一方の電極パターンが積層されている上記第 1 ～ 10 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 12 の本発明（請求項 12 記載の本発明に対応）は、前記ストリップラインを構成する層の上層に、前記入力電極に接続されたコンデ

ンサ電極、及び前記出力電極に接続されたコンデンサ電極を入出力容量として構成する全ての電極パターンを備えた上記第1～10の本発明の何れか一つの積層バンドパスフィルタである。

又、第13の本発明（請求項13記載の本発明に対応）は、前記接地電極を基準として、前記第1及び第2のコンデンサ電極の内、少なくとも一方の電極パターンが積層されており、その上層に、前記第1及び第2のストリップライン内、少なくとも一方の電極パターンが積層されており、更にその上層に前記第3～第6のコンデンサ電極の内、少なくとも一つの電極パターンが積層されている上記第9の本発明の積層バンドパスフィルタである。

又、第14の本発明（請求項14記載の本発明に対応）は、前記ストリップラインを構成する層の上層に、前記第3～第6のコンデンサ電極を備えた上記第9の本発明の積層バンドパスフィルタである。

又、第15の本発明（請求項15記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第1～第4のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第1～第4のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第1～第4のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1～第4のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第1～第4のストリップラインの他端は、接地電極に電氣的に接

続されており、

前記第 1 の誘電体シートに前記第 1 及び第 2 のストリップラインを一定間隔離して配置し、同層内において前記第 1 及び第 2 のストリップラインを電磁的に結合させ、第 2 の誘電体シートに前記第 3 及び第 4 のストリップラインを一定間隔離して配置し、同層内において前記第 3 及び第 4 のストリップラインを電磁的に結合させ、且つ、前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 3 のストリップライン、前記第 2 及び第 4 のストリップラインがそれぞれ電磁的に結合されていることを特徴とする積層バンドパスフィルタである。

又、第 16 の本発明（請求項 16 記載の本発明に対応）は、前記第 1 ～第 4 のストリップラインの長さ、幅が等しく、前記第 1 及び前記第 3 のストリップラインの平面内における配置位置が等しく、前記第 2 及び第 4 のストリップラインの平面内における配置位置が等しいことを特徴とする上記第 15 の本発明の積層バンドパスフィルタである。

又、第 17 の本発明（請求項 17 記載の本発明に対応）は、前記第 1 及び第 2 のストリップラインを平行に配置し、前記第 3 及び第 4 のストリップラインを平行に配置することを特徴とした上記第 15 または 16 の本発明の積層バンドパスフィルタである。

又、第 18 の本発明（請求項 18 記載の本発明に対応）は、前記第 1 ～第 4 のストリップラインがビアホールを介して前記内部接地電極に接続されることを特徴とする上記第 15 ～17 の本発明の何れか一つの積層バンドパスフィルタである。

又、第 19 の本発明（請求項 19 記載の本発明に対応）は、前記入力電極に接続された第 5 のコンデンサ電極と、前記出力電極に接続された第 6 のコンデンサ電極と、前記第 5 のコンデンサ電極と容量結合する第

7の前記コンデンサ電極と、前記第6のコンデンサ電極と容量結合する第8の前記コンデンサ電極を有し、

前記第5のコンデンサ電極と前記第8のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした上記第15～18の本発明の何れか一つの積層バンドパスフィルタである。

又、第20の本発明（請求項20記載の本発明に対応）は、前記第6及び第7のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした上記第15～19の本発明の何れか一つの積層バンドパスフィルタである。

又、第21の本発明（請求項21記載の本発明に対応）は、前記誘電体シートが結晶相とガラス相とからなり、前記結晶相が Al_2O_3 、 MgO 、 SiO_2 及び RO_a のうち少なくとも1つを含有することを特徴とする上記第1～20の本発明の何れか一つの積層バンドパスフィルタである。

ただし、RはLa、Ce、Pr、Nd、Sm及びGdから選ばれる少なくとも1つの元素であり、aは前記Rの価数に応じて化学量論的に定まる数値である。

又、第22の本発明（請求項22記載の本発明に対応）は、少なくとも上記第1～21の本発明の何れか一つのバンドパスフィルタと、上記第1～21の本発明の何れか一つのバンドパスフィルタとを、前記積層体に内蔵することを特徴とする積層バンドパスフィルタである。

又、第23の本発明（請求項23記載の本発明に対応）は、上記第1～21の本発明の何れか一つのバンドパスフィルタと、他の高周波回路とを、前記積層体に内蔵することを特徴とする複合高周波デバイスである。

又、第 2 4 の本発明（請求項 2 4 記載の本発明に対応）は、上記第 1 ～ 2 1 の本発明の何れか一つのバンドパスフィルタを内蔵した前記積層体上に、電子部品を実装することを特徴とする複合高周波デバイスである。

又、第 2 5 の本発明（請求項 2 5 記載の本発明に対応）は、上記第 1 ～ 2 4 の本発明の何れか一つの積層バンドパスフィルタを実装したことを特徴とする高周波無線機器である。

又、第 2 6 の本発明（請求項 2 6 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインとを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 及び第 2 のストリップラインは、同一の誘電体シートに配置し、一定間隔離して並べることにより、同層内において電磁的に結合させることを特徴とする積層バンドパスフィルタの製造方法である。

又、第 2 7 の本発明（請求項 2 7 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 のストリップラインを第 1 の誘電体シートに配置し、

前記第 2 のストリップラインを第 2 の誘電体シートに配置し、

前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置することにより、前記第 1 及び第 2 のストリップラインを電磁的に結合をさせることを特徴とする積層バンドパスフィルタの製造方法である。

又、第 28 の本発明（請求項 28 記載の本発明に対応）は、複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第 1 ～第 4 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 ～第 4 のストリップラインを含む複数のストリップラインを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 ～第 4 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 ～第 4 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 ～ 第 4 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 の誘電体シートに前記第 1 及び第 2 のストリップラインを一定間隔離して配置し、同層内において前記第 1 及び第 2 のストリップラインを電磁的に結合させ、

第 2 の誘電体シートに前記第 3 及び第 4 のストリップラインを一定間隔離して配置し、同層内において前記第 3 及び第 4 のストリップラインを電磁的に結合させ、

さらに前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 3 のストリップライン、前記第 2 及び第 4 のストリップラインをそれぞれ電磁的に結合させることを特徴とする積層バンドパスフィルタの製造方法である。

図面の簡単な説明

図 1 は、本発明の実施の形態 1 における積層バンドパスフィルタの分解斜視図である。

図 2 は、本発明の実施の形態 1 における積層バンドパスフィルタの等価回路図である。

図 3 は、本発明の実施の形態 2 における積層バンドパスフィルタの分解斜視図である。

図 4 は、本発明の実施の形態 2 における積層バンドパスフィルタの等価回路図である。

図 5 は、本発明の実施の形態 3 における積層バンドパスフィルタの分解斜視図である。

図 6 は、本発明の実施の形態 3 における積層バンドパスフィルタの等価回路図である。

図 7 は、従来の積層バンドパスフィルタの分解斜視図である。

図 8 は、従来の積層バンドパスフィルタの等価回路図である。

図 9 は、本発明の実施の形態 4 における積層バンドパスフィルタの分解斜視図である。

図 10 は、本発明の実施の形態 5 における積層バンドパスフィルタの分解斜視図である。

図 11 は、本発明の実施の形態 5 における積層バンドパスフィルタの別の例の分解斜視図である。

図 12 は、本発明の実施の形態 2 における積層バンドパスフィルタの断面を模式的に示した図である。

(符号の説明)

107 接地電極

108 入力電極

109 出力電極

110 内部接地電極

111, 112, 115, 116, 117, 118 コンデンサ電極

113, 114 ストリップライン

発明を実施するための最良の形態

(実施の形態 1)

本発明の積層バンドパスフィルタは、主として携帯電話機などの高周波無線機器の RF 回路に用いられて好適なものである。以下に図面を参照しながら、本発明の積層バンドパスフィルタの実施形態について説明する。

(実施の形態 1)

以下、本発明の実施の形態 1 の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図 1 は本発明の実施の形態 1 における積層バンドパスフィルタの分解斜視図を示すものである。図 1 に示すように、本発明の積層バンドパスフィルタは誘電体層 101 から誘電体層 106 までは順に積層され、積層体の大きさは $3.0\text{ mm} \times 3.0\text{ mm}$ で高さは 0.8 mm である。

また、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相は $\text{Si}-\text{Ba}-\text{La}-\text{B}-\text{O}$ 系からなる。積層体側面には、接地電極 107、入力電極 108 及び出力電極 109 が形成されている。

誘電体層 101 には内部接地電極 110 が配置され、接地電極 107 に接続されている。誘電体層 102 にはコンデンサ電極 111、112 が配置され、誘電体層 103 にはストリップライン 113、114 が配置されている。

また、誘電体層 104 にはコンデンサ電極 115、116 が配置され、誘電体層 105 にはコンデンサ電極 117、118 が配置されている。

さらに、コンデンサ電極 117 は入力電極 108 と接続され、コンデンサ電極 118 は出力電極 109 に接続されている。

コンデンサ電極 115 はビアホール 119 を介してストリップライン 113 の一端 113a、コンデンサ電極 111 に接続され、コンデンサ電極 116 はビアホール 120 を介してストリップライン 114 の一端 114a、コンデンサ電極 112 に接続されている。

さらに、ストリップライン 113 の他端 113b はビアホール 121 を介して、また、ストリップライン 114 の他端 114b はビアホール 122 を介して内部接地電極 110 に接続されている。

以上のように構成された積層バンドパスフィルタについて、以下に図

1 及び図 2 を用いてその動作を説明する。

まず、図 2 は図 1 に示した積層バンドパスフィルタの等価回路を示しており、図 1 に対応する素子には図 1 に付した符号と同一符号を用いている。キャパシタ C 1 はコンデンサ電極 1 1 7 とコンデンサ電極 1 1 5 の間に形成され、キャパシタ C 2 はコンデンサ電極 1 1 8 とコンデンサ電極 1 1 6 間に形成されている。

また、キャパシタ C 3 はコンデンサ電極 1 1 1 と内部接地電極 1 1 0 の間に形成され、キャパシタ C 4 はコンデンサ電極 1 1 2 と内部接地電極 1 1 0 の間に形成されている。インダクタ L 1、L 2 はそれぞれストリップライン 1 1 3、1 1 4 によって形成されている。入力電極 1 0 8 に C 1 が接続され、出力電極 1 0 9 に C 2 が接続されている。

さらに、C 1 に並列に L 1、C 3 が接続され、C 2 に並列に L 2、C 4 が接続されることにより、2 段のバンドパスフィルタが構成される。

ここで、誘電体層 1 0 3 に形成されたストリップライン 1 1 3、1 1 4 は長さ、幅ともに等しく、平面内において中心線に対して左右対称に並べられている。従って、L 1、L 2 の間には相互インダクタ M 1 が作用する。

これにより、従来の構成では必要とされていた共振器間の容量素子を省くことができ、積層体の低背化が可能となる。

また、共振器の周波数に合わせて、キャパシタ C 3、C 4 を形成しているコンデンサ電極 1 1 1、1 1 2 の大きさを変えることにより、ストリップライン 1 1 3、1 1 4 の長さ、幅などを変えることなく、さまざまな周波数に対して、低損失な積層バンドパスフィルタの提供が可能となる。

以上のように本発明の実施の形態 1 によれば、従来の積層バンドパスフィルタと比較して短いストリップラインにより共振器の構成が可能と

なるため、材料Qの低い誘電体材料においても共振器の高Q化が可能となる。

従って、携帯電話などの高周波無線機器のRF回路部において必要とされる挿入損失が1.5 dB程度の低損失な積層バンドパスフィルタの設計が可能となる。

また、ストリップラインを平行に並べることにより、電磁結合を発生させることが可能となるため、共振器間の容量を省くことが可能となり、積層体の低背化が可能となる。

なお、本発明の実施の形態1では、2段のバンドパスフィルタの構成を例として述べたが、この構成は3段以上のバンドパスフィルタについても同様の効果が得られる。

(実施の形態2)

以下、本発明の実施の形態2の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図3は本発明の実施の形態2における積層バンドパスフィルタの分解斜視図を示すものである。図3に示すように、本発明の積層バンドパスフィルタは誘電体層301から誘電体層306までが順に積層され、積層体の大きさは3.0 mm × 3.0 mmで高さは0.8 mmである。

積層体側面には、接地電極307、入力電極308及び出力電極309が形成されている。また、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相はSi-Ba-La-B-O系からなる。

誘電体層301には内部接地電極310が配置され、接地電極307に接続されている。誘電体層302にはコンデンサ電極311、312が配置され、誘電体層303にはストリップライン313、314が配置されている。

また、誘電体層 304 にはコンデンサ電極 315、316 が配置され、誘電体層 305 にはコンデンサ電極 317、318 が配置されている。さらに、コンデンサ電極 317 は入力電極 308 と接続され、コンデンサ電極 318 は出力電極 309 に接続されている。

コンデンサ電極 315 はビアホール 319 を介してストリップライン 313 の一端 313a、コンデンサ電極 311 に接続され、コンデンサ電極 316 はビアホール 320 を介してストリップライン 314 の一端 314a、コンデンサ電極 312 に接続されている。

さらに、ストリップライン 313 の他端 313b はビアホール 321 を介して、また、ストリップライン 314 の他端 314b はビアホール 322 を介して内部接地電極 310 に接続されている。

尚、図 12 に、本実施の形態における積層バンドパスフィルタの断面を模式的に表した図を示す。

以上のように構成された積層バンドパスフィルタについて、以下に図 3 及び図 4 を用いてその動作を説明する。

まず、図 4 は図 3 に示した積層バンドパスフィルタの等価回路を示しており、図 3 に対応する素子には図 3 に付した符号と同一符号を用いている。キャパシタ C31 はコンデンサ電極 317 とコンデンサ電極 315 の間に形成され、キャパシタ C32 はコンデンサ電極 318 とコンデンサ電極 316 間に形成されている。

また、キャパシタ C33 はコンデンサ電極 311 と内部接地電極 310 の間に形成され、キャパシタ C34 はコンデンサ電極 312 と内部接地電極 310 の間に形成されている。

さらに、飛び越し容量のキャパシタ C35 はコンデンサ電極 317 とコンデンサ電極 316 の重なり合う部分によって形成されている。インダクタ L31、L32 はそれぞれストリップライン 313、314 によ

って形成されている。入力電極 308 に C 31 が接続され、出力電極 309 に C 32 が接続されている。

さらに C 31 に並列に L 31、C 33 が接続され、C 32 に並列に L 32、C 34 が接続される。さらに、飛び越し容量 C 35 が入力電極 308 と C 32 に接続されることにより有極 2 段のバンドパスフィルタが構成される。

以上のように、本発明の実施の形態 2 では、本発明の実施の形態 1 とは異なり、積層体の大きさを変化させることなく、コンデンサ電極 317 とコンデンサ電極 316 の間に飛び越し容量 C 35 を形成することにより、通過帯域より高域側に極を持たせることが可能となる。

従って、コンデンサ電極 317 とコンデンサ電極 316 の重なり合う部分の大きさをさまざまに変えることにより、高域側に極の位置を変えることができ、減衰特性を向上させることが可能となる。

また、本発明の実施の形態 1 と同様に、従来の積層バンドパスフィルタと比較して短いストリップラインにより共振器の構成が可能となるため、共振器の高 Q 化が可能となる。

従って、携帯電話などの高周波無線機器の RF 回路部で必要とされる低損失な積層バンドパスフィルタの設計が可能となる。

また、ストリップラインを平行に並べることにより、電磁結合を発生させることが可能となるため、共振器間の容量を省くことが可能となり、積層体の低背化が可能となる。

なお、本発明の実施の形態 2 では、有極 2 段のバンドパスフィルタの構成を例として述べたが、この構成は 3 段以上のバンドパスフィルタについても同様の効果が得られる。

また、本発明の実施の形態 2 のように、積層方向に接地電極、接地電極との間に容量を構成するコンデンサ電極、ストリップライン、入出力

容量を構成する少なくとも 1 つのコンデンサ電極の順に構成することにより、共振器を構成するストリップラインに対して、積層方向に十分離した層に入出力容量などを構成する電極パターンを配置することが可能となる。

その結果、ストリップラインと他の電極パターンとの結合が無くなるため、より高い Q 値を持つストリップラインを構成することが可能となる。従って、共振器としても高 Q 化が可能となり、より低損失なバンドパスフィルタの提供が可能となる。

(実施の形態 3)

以下、本発明の実施の形態 3 の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図 5 は本発明の実施の形態 3 における積層バンドパスフィルタの分解斜視図を示すものである。

図 5 に示すように、本発明の積層バンドパスフィルタは誘電体層 501 から誘電体層 509 ままでが順に積層され、積層体の大きさは 3.0 mm × 3.0 mm で高さは 0.8 mm である。

また、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相は Si-Ba-La-B-O 系からなる。積層体側面には、接地電極 510、入力電極 511 及び出力電極 512 が形成されている。

誘電体層 501 には内部接地電極 513 が配置され、接地電極 510 に接続されている。誘電体層 502 にはコンデンサ電極 514、515 が配置され、誘電体層 503 にはコンデンサ電極 516、517 が配置され、誘電体層 504 にはコンデンサ電極 518、519 が配置されている。

また、誘電体層 505 にはストリップライン 520、521 が配置さ

れ、誘電体層 5 0 6 にはストリップライン 5 2 2、5 2 3 が配置されている。誘電体層 5 0 7 にはコンデンサ電極 5 2 4、5 2 5 が配置され、誘電体層 5 0 7 には内部接地電極 5 2 6 が配置され、接地電極 5 1 0 に接続されている。

さらに、コンデンサ電極 5 1 6 は入力電極 5 1 1 と接続され、コンデンサ電極 5 1 7 は出力電極 5 1 2 に接続されている。コンデンサ電極 5 1 8 はビアホール 5 2 7 を介してストリップライン 5 2 0 の一端 5 2 0 a、コンデンサ電極 5 1 4 に接続され、コンデンサ電極 5 1 8 はビアホール 5 2 8 を介してストリップライン 5 2 1 の一端 5 2 1 a、コンデンサ電極 5 1 5 に接続されている。

さらに、ストリップライン 5 2 0 の他端 5 2 0 b はビアホール 5 2 9 を介して、また、ストリップライン 5 2 1 の他端 5 2 1 b はビアホール 5 3 0 を介して内部接地電極 5 1 3 に接続されている。

また、ストリップライン 5 2 2 の一端 5 2 2 a はビアホール 5 3 1 を介してコンデンサ電極 5 2 4 に接続され、他端 5 2 2 b はビアホール 5 3 3 を介して内部接地電極 5 2 6 に接続されている。

さらに、ストリップライン 5 2 3 の一端 5 2 3 a はビアホール 5 3 2 を介してコンデンサ電極 5 2 5 に接続され、他端 5 2 3 b はビアホール 5 3 4 を介して内部接地電極 5 2 6 に接続されている。

以上のように構成された積層バンドパスフィルタについて、以下に図 5 及び図 6 を用いてその動作を説明する。

まず、図 6 は図 5 に示した積層バンドパスフィルタの等価回路を示しており、図 5 に対応する素子には図 5 に付した符号と同一符号を用いている。

キャパシタ C 5 1 はコンデンサ電極 5 1 6 とコンデンサ電極 5 1 8 の間に形成され、キャパシタ C 5 2 はコンデンサ電極 5 1 7 とコンデンサ

電極 5 1 9 間に形成されている。

キャパシタ C 5 3 はコンデンサ電極 5 1 4 と内部接地電極 5 1 3 の間に形成され、キャパシタ C 5 4 はコンデンサ電極 5 1 5 と内部接地電極 5 1 3 の間に形成されている。

また、キャパシタ C 5 5 はコンデンサ電極 5 2 4 と内部接地電極 5 2 6 の間に形成され、キャパシタ C 5 6 はコンデンサ電極 5 2 5 と内部接地電極 5 2 6 の間に形成されている。

さらに、キャパシタ C 5 7 はストリップライン 5 2 0 とストリップライン 5 2 2 の重なり合う部分により形成され、キャパシタ C 5 8 はストリップライン 5 2 1 とストリップライン 5 2 3 の重なり合う部分により形成されている。

インダクタ L 5 1、L 5 2、L 5 3、L 5 4 はそれぞれストリップライン 5 2 0、5 2 1、5 2 2、5 2 3 によって形成されている。入力電極 5 1 1 に C 5 1 が接続され、出力電極 5 1 2 に C 5 2 が接続されている。

さらに、C 5 1 に並列に L 5 1、C 5 3 が接続され、直列に C 5 7 が接続されている。また、C 5 2 に並列に L 5 2、C 5 4 が接続され、直列に C 5 8 が接続されている。

さらに、C 5 7 に並列に L 5 3、C 5 5 が接続され、C 5 8 に並列に L 5 4、C 5 6 が接続され、4 段のバンドパスフィルタが構成される。

ここで、誘電体層 5 0 5 に配置されたストリップライン 5 2 0、5 2 1、さらに誘電体層 5 0 6 に配置されたストリップライン 5 2 2、5 2 3 は長さ、幅ともに等しく、それぞれの層における平面内において中心線に対して左右対称に並べられている。

従って、L 5 1、L 5 2 の間には相互インダクタ M 5 1 が作用し、L 5 3、L 5 4 の間には相互インダクタ M 5 2 が作用する。これにより、

従来の構成では必要とされていた共振器間の容量素子を省くことができ、積層体の低背化が可能となる。

以上のように、本発明の実施の形態 3 では、本発明の実施の形態 1 とは異なり、4 段のバンドパスフィルタの構成となっている。従って、より急峻な特性が得ることが可能となり、挿入損失、減衰特性を向上させることが可能となる。

また、本発明の実施の形態 1 と同様に、従来の積層バンドパスフィルタと比較して短いストリップラインにより共振器の構成が可能となるため、共振器の高 Q 化が可能となる。

従って、携帯電話などの高周波無線機器の RF 回路部で必要とされる低損失な積層バンドパスフィルタの設計が可能となる。また、ストリップラインを平行に並べることにより、電磁結合を発生させることが可能となるため、共振器間の容量を省くことが可能となり、積層体の低背化が可能となる。

なお、本発明の実施の形態 3 では、4 段のバンドパスフィルタの構成を例として述べたが、この構成は 5 段以上のバンドパスフィルタについても同様の効果が得られる。

(実施の形態 4)

以下、本発明の実施の形態 4 の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図 9 は本発明の実施の形態 4 における積層バンドパスフィルタの分解斜視図を示すものである。

図 9 に示すように、本発明の積層バンドパスフィルタは誘電体層 901 から誘電体層 907 までは順に積層され、積層体の大きさは 3.0 mm × 3.0 mm で高さは 0.8 mm である。

また、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス

相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相は $Si-Ba-La-B-O$ 系からなる。積層体側面には、接地電極908、入力電極909及び出力電極910が形成されている。

誘電体層901には内部接地電極911が配置され、接地電極908に接続されている。誘電体層902にはコンデンサ電極912、913が配置され、誘電体層903、904にはストリップライン914、915が配置されている。

また、誘電体層905にはコンデンサ電極916、917が配置され、誘電体層906にはコンデンサ電極918、919が配置されている。さらに、コンデンサ電極918は入力電極909と接続され、コンデンサ電極919は出力電極910に接続されている。

コンデンサ電極916はビアホール920を介してストリップライン914の一端914a、コンデンサ電極912に接続され、コンデンサ電極917はビアホール921を介してストリップライン915の一端915a、コンデンサ電極913に接続されている。

さらに、ストリップライン914の他端914bおよびストリップライン915の他端915bはビアホール922を介して内部接地電極911に接続されている。

以上のように構成された積層バンドパスフィルタは動作としては実施の形態1と同様の動作をするので、説明は割愛する。

ここで、誘電体層903、904に形成されたストリップライン914、915は長さ、幅ともに等しく、積層方向において同じ場所に配置されている。従って、 $L1$ 、 $L2$ の間には相互インダクタ $M1$ が作用する。

これにより、従来の構成では必要とされていた共振器間の容量素子を省くことができ、積層体の低背化が可能となる。また、共振器の周波数

に合わせて、キャパシタ C 3、C 4 を形成しているコンデンサ電極 9 1 2、9 1 3 の大きさを変えることにより、ストリップライン 9 1 4、9 1 5 の長さ、幅などを変えることなく、さまざまな周波数に対して、低損失な積層バンドパスフィルタの提供が可能となる。

以上のように本発明の実施の形態 4 によれば、従来の積層バンドパスフィルタと比較して短いストリップラインにより共振器の構成が可能となるため、材料 Q の低い誘電体材料においても共振器の高 Q 化が可能となる。

従って、携帯電話などの高周波無線機器の R F 回路部において必要とされる挿入損失が 1 . 5 d B 程度の低損失な積層バンドパスフィルタの設計が可能となる。また、ストリップラインを平行に並べることにより、電磁結合を発生させることが可能となるため、共振器間の容量を省くことが可能となり、積層体の低背化が可能となる。

なお、本発明の実施の形態 4 では、2 段のバンドパスフィルタの構成を例として述べたが、この構成は 3 段以上のバンドパスフィルタについても同様の効果が得られる。

(実施の形態 5)

以下、本発明の実施の形態 5 の積層バンドパスフィルタ、及びその製造方法について、図面を参照しながら説明する。

図 1 0 は本発明の実施の形態 5 における積層バンドパスフィルタの分解斜視図を示すものである。

図 1 0 に示すように、本発明の積層バンドパスフィルタは誘電体層 1 0 0 1 から誘電体層 1 0 0 6 ままで順に積層され、それぞれの誘電体層は比誘電率 $\epsilon_r = 7$ である結晶相とガラス相からなる誘電体シートであり、結晶相は Mg_2SiO_4 からなり、ガラス相は Si - Ba - La - B - O 系からなる。

また、図10に示すように、本発明の積層バンドパスフィルタには図1で説明した本発明の実施の形態1の積層バンドパスフィルタが2つ内層されており、それぞれのバンドパスフィルタの通過帯域は異なるものとする。

尚、ここで、図1に示した積層バンドパスフィルタの各部と、図10に示す積層バンドパスフィルタの各部の機能上の主な対応関係を、それぞれの図面に示された符号を用いて説明する。

即ち、図1の誘電体層101から誘電体層106には、図10の誘電体層1001から1006が対応し、図1の接地電極107、入力電極108及び出力電極109には、図10の接地電極1007、入力電極1008及び出力電極1009が対応する。

又、図1の内部接地電極110には、図10の内部接地電極1010が対応する。図1のコンデンサ電極111、112には、図10のコンデンサ電極1011、1012と、コンデンサ電極1019、1020が対応する。図1のストリップライン113、114には、図10のストリップライン1014、1015と、ストリップライン1022、1021が対応する。

又、図1のコンデンサ電極115、116には、コンデンサ電極1015、1016と、コンデンサ電極1024、1023が対応する。図1のコンデンサ電極117、118には、図10のコンデンサ電極1017、1018と、コンデンサ電極1026、1025が対応する。

以上のように構成された積層バンドパスフィルタは動作としては実施の形態1と同様の動作をするので、異なる部分のみ説明する。

本発明の実施の形態5では、積層バンドパスフィルタを2つ内層することにより、共通の内部接地電極1010を用いることが可能となり、また、それぞれのバンドパスフィルタの入出力電極間に接地電極が配置

されることにより、それぞれの入出力電極間のアイソレーションが十分に確保することができる。

これにより、従来、2つの積層バンドパスフィルタを実装することよりも低面積で実現することが可能となり、また、アイソレーションを十分に確保することにより、それぞれの特性を維持しながら1つの積層体へ2つのバンドパスフィルタの内層化が可能となる。

なお、本発明の実施の形態5では、異なる周波数帯を通過帯域とするバンドパスフィルタを例として述べたが、この構成は同帯域を通過帯域とするバンドパスフィルタでも同様の効果が得られる。

また、本発明の実施の形態5では、2つのバンドパスフィルタを内層する構成を例として述べたが、この構成は3つ以上のバンドパスフィルタでも同様の効果が得られる。

又、図10では、2つのバンドパスフィルタを平面方向に配置して内層した構成例を示したが、これに限らず例えば、図11に示す様に、2つのバンドパスフィルタを積層方向に配置しても上記と同様の効果が得られる。

尚、ここで、図1に示した積層バンドパスフィルタの各部と、図11に示す積層バンドパスフィルタの各部の機能上の主な対応関係を、それぞれの図面に示された符号を用いて説明する。

即ち、図1の誘電体層101から誘電体層106には、図11の誘電体層1105から誘電体層1110が対応し、図1の誘電体層101から誘電体層105には、図11の誘電体層1105から誘電体層1101が対応する。即ち、誘電体層1105が図11に示した2つのバンドパスフィルタに関して共用されている。

又、図1の内部接地電極110には、図11の内部接地電極1111が対応する。図1のコンデンサ電極111、112には、図11のコン

デンサ電極 1 1 1 2, 1 1 1 3 と、コンデンサ電極 1 1 2 4, 1 1 2 5 が対応する。図 1 のストリップライン 1 1 3, 1 1 4 には、図 1 1 のストリップライン 1 1 1 4, 1 1 1 5 と、ストリップライン 1 1 2 6, 1 1 2 7 が対応する。

又、図 1 のコンデンサ電極 1 1 5, 1 1 6 には、図 1 1 のコンデンサ電極 1 1 1 6, 1 1 1 7 と、コンデンサ電極 1 1 2 8, 1 1 2 9 が対応する。図 1 のコンデンサ電極 1 1 7, 1 1 8 には、図 1 1 のコンデンサ電極 1 1 1 8, 1 1 1 9 と、コンデンサ電極 1 1 3 0, 1 1 3 1 が対応する。

また、本発明の実施の形態 1 から 5 では、誘電体層として、比誘電率 $\epsilon_r = 7$ 、誘電損失 $\tan \delta = 2.0 \times 10^{-4}$ である結晶相とガラス相からなる誘電体シートを例として述べたが、比誘電率 $\epsilon_r = 5 \sim 10$ である結晶相とガラス相からなる誘電体シートを用いても同様の効果が得られる。

また、結晶相としては Mg_2SiO_4 、ガラス相として $Si-Ba-La-B-O$ 系を例として述べたが、 Al_2O_3 、 MgO 、 SiO_2 及び RO_a (ただし、 R は La 、 Ce 、 Pr 、 Nd 、 Sm 及び Gd から選ばれる少なくとも 1 つの元素であり、 a は前記 R の価数に応じて化学量論的に定まる数値) のうち少なくとも 1 つは含有する結晶相とガラス相を用いても同様の効果が得られる。

また、積層体の大きさは $3.0\text{ mm} \times 3.0\text{ mm}$ 、高さは 0.8 mm を例として述べたが、積層体の大きさ、高さに関わらず同様の効果が得られる。

尚、本発明の他の高周波回路の一例としては、例えば、バラン、ローパスフィルター、ハイパスフィルター、カプラーなどが対応する。

又、本発明の電子部品の一例としては、例えば、半導体部品、SAW

フィルター、チップ部品などが対応する。

以上の様に、例えば、本発明の積層バンドパスフィルタは、複数の誘電体シートを積層して一体化した積層体であって、前記積層体の端面に入力電極、出力電極及び接地電極を有し、内層に前記接地電極に接続された内部接地電極と、複数のコンデンサ電極と複数のストリップラインを有し、第1及び第2のコンデンサ電極は前記内部接地電極と容量結合して、第1及び第2のストリップラインの一端とそれぞれ電氣的に接続し、さらに前記第1及び第2ストリップラインの他端は接地電極に電氣的に接続され、前記複数のコンデンサ電極と前記複数のストリップラインの組み合わせによりバンドパスフィルタを構成し、前記第1及び第2のストリップラインを同一の誘電体シートに配置し、一定間隔離して並べることにより、同層内において電磁的に結合させることを特徴とするものである。

又、例えば、本発明の積層バンドパスフィルタは、複数の誘電体シートを積層して一体化した積層体であって、前記積層体の端面に入力電極、出力電極及び接地電極を有し、内層に前記接地電極と接続された内部接地電極と、複数のコンデンサ電極と複数のストリップラインを有し、第1及び第2のコンデンサ電極は前記内部接地電極と容量結合して、第1及び第2のストリップラインの一端とそれぞれ電氣的に接続し、さらに前記第1及び第2のストリップラインの他端は接地電極に電氣的に接続され、複数のコンデンサ電極と複数のストリップラインの組み合わせによりバンドパスフィルタを構成し、前記第1のストリップラインを第1の誘電体シートに配置し、前記第2のストリップラインを第2の誘電体シートに配置し、前記第1の誘電体シートの直下に前記第2の誘電体シートを配置し、前記第1及び第2のストリップラインを電磁的に結合をさせることを特徴とする。

又、例えば、本発明の積層バンドパスフィルタは、複数の誘電体シートを積層して一体化した積層体であって、前記積層体の端面に入力電極、出力電極及び接地電極を有し、内層に前記接地電極と接続された内部接地電極と、複数のコンデンサ電極と複数のストリップラインを有し、第1～第4のコンデンサ電極は前記内部接地電極と容量結合して、第1～第4のストリップラインの一端とそれぞれ電氣的に接続し、さらに前記第1～第4のストリップラインの他端は接地電極に電氣的に接続され、前記複数のコンデンサ電極と複数のストリップラインの組み合わせによりバンドパスフィルタを構成し、第1の誘電体シートに前記第1及び第2のストリップラインを一定間隔離して配置し、同層内において前記第1及び第2のストリップラインを電磁的に結合させ、第2の誘電体シートに前記第3及び第4のストリップラインを一定間隔離して配置し、同層内において前記第3及び第4のストリップラインを電磁的に結合させ、さらに前記第1の誘電体シートの直下に前記第2の誘電体シートを配置し、前記第1及び第3のストリップライン、前記第2及び第4のストリップラインをそれぞれ電磁的に結合させることを特徴とする。

産業上の利用可能性

以上のように、本発明によれば、従来の構成において必要であった共振器間の容量素子を省くことが可能となり、より小型、低背な積層バンドパスフィルタを提供することが可能となる。この積層バンドパスフィルタを高周波無線機器のRF回路に実装すれば、高周波無線機器の小型化に寄与することができる。

また、従来の構造と比較して短いストリップラインにより共振器

の構成が可能となるため、共振器の高Q化が可能となり、より低損失な積層バンドパスフィルタの提供も可能となる。

請 求 の 範 囲

1. 複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第1及び第2のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第1及び第2のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第1及び第2のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1及び第2のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第1及び第2のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第1及び第2のストリップラインは、同一の前記誘電体シートに配置されており、且つ、一定間隔離して並べることにより、同層内において電磁的に結合されていることを特徴とする積層バンドパスフィルタ。

2. 前記第1及び第2のストリップラインの長さ、及び幅が、それぞれ等しいことを特徴とする請求項1記載の積層バンドパスフィルタ。

3. 前記第1及び第2のストリップラインを平行に配置したことを特徴とする請求項1または2に記載の積層バンドパスフィルタ。

4. 前記第1及び第2のストリップラインがビアホールを介して前記内部接地電極に電氣的に接続されていることを特徴とする請求項1から3の何れか一つに記載の積層バンドパスフィルタ。

5. 前記誘電体シートには前記第1及び第2のストリップラインのみを配置したことを特徴とする請求項1～4の何れか一つに記載の積層

バンドパスフィルタ。

6. 複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第1及び第2のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第1及び第2のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第1及び第2のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1及び第2のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第1及び第2のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第1のストリップラインを第1の誘電体シートに配置し、前記第2のストリップラインを第2の誘電体シートに配置し、前記第1の誘電体シートの直下に前記第2の誘電体シートを配置し、前記第1及び第2のストリップラインが電磁的に結合をされていることを特徴とする積層バンドパスフィルタ。

7. 前記第1及び第2のストリップラインの長さ、幅及び平面内における配置場所が、それぞれ等しいことを特徴とする請求項6記載の積層バンドパスフィルタ。

8. 前記第1及び第2のストリップラインがビアホールを介して前記内部接地電極に電氣的に接続されることを特徴とする請求項6または7に記載の積層バンドパスフィルタ。

9. 前記入力電極に接続された第3のコンデンサ電極と、

前記出力電極に接続された第 4 のコンデンサ電極と、
前記第 3 のコンデンサ電極と容量結合する第 5 のコンデンサ電極と、
前記第 4 のコンデンサ電極と容量結合する第 6 のコンデンサ電極とを
有し、

前記第 3 のコンデンサ電極と前記第 6 のコンデンサ電極の積層方向に
重なり合う部分の容量結合により、飛び越し容量を形成することを特徴
とした請求項 1 ～ 8 の何れか一つに記載の積層バンドパスフィルタ。

10. 前記第 4 及び第 5 のコンデンサ電極の積層方向に重なり合う
部分の容量結合により、飛び越し容量を形成することを特徴とした請求
項 1 ～ 9 の何れか一つに記載の積層バンドパスフィルタ。

11. 前記接地電極を基準として、前記第 1 及び第 2 のコンデンサ
電極の内、少なくとも一方の電極パターンが積層されており、その上層
に、前記第 1 及び第 2 のストリップライン内、少なくとも一方の電極パ
ターンが積層されており、更にその上層に前記入力電極に接続されたコ
ンデンサ電極及び前記出力電極に接続されたコンデンサ電極の内、少な
くとも一方の電極パターンが積層されている請求項 1 ～ 10 の何れか一
つに記載の積層バンドパスフィルタ。

12. 前記ストリップラインを構成する層の上層に、前記入力電極
に接続されたコンデンサ電極、及び前記出力電極に接続されたコンデン
サ電極を入出力容量として構成する全ての電極パターンを備えた請求項
1 ～ 10 の何れか一つに記載の積層バンドパスフィルタ。

13. 前記接地電極を基準として、前記第 1 及び第 2 のコンデンサ
電極の内、少なくとも一方の電極パターンが積層されており、その上層
に、前記第 1 及び第 2 のストリップライン内、少なくとも一方の電極パ
ターンが積層されており、更にその上層に前記第 3 ～ 第 6 のコンデンサ
電極の内、少なくとも一つの電極パターンが積層されている請求項 9 に

記載の積層バンドパスフィルタ。

14. 前記ストリップラインを構成する層の上層に、前記第3～第6のコンデンサ電極を備えた請求項9に記載の積層バンドパスフィルタ。

15. 複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第1～第4のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第1～第4のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第1～第4のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1～第4のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第1～第4のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第1の誘電体シートに前記第1及び第2のストリップラインを一定間隔離して配置し、同層内において前記第1及び第2のストリップラインを電磁的に結合させ、第2の誘電体シートに前記第3及び第4のストリップラインを一定間隔離して配置し、同層内において前記第3及び第4のストリップラインを電磁的に結合させ、且つ、前記第1の誘電体シートの直下に前記第2の誘電体シートを配置し、前記第1及び第3のストリップライン、前記第2及び第4のストリップラインがそれぞれ電磁的に結合されていることを特徴とする積層バンドパスフィルタ。

16. 前記第1～第4のストリップラインの長さ、幅が等しく、前記第1及び前記第3のストリップラインの平面内における配置位置が等

しく、前記第2及び第4のストリップラインの平面内における配置位置が等しいことを特徴とする請求項15記載の積層バンドパスフィルタ。

17. 前記第1及び第2のストリップラインを平行に配置し、前記第3及び第4のストリップラインを平行に配置することを特徴とした請求項15または16に記載の積層バンドパスフィルタ。

18. 前記第1～第4のストリップラインがビアホールを介して前記内部接地電極に接続されることを特徴とする請求項15～17の何れか一つに記載の積層バンドパスフィルタ。

19. 前記入力電極に接続された第5のコンデンサ電極と、前記出力電極に接続された第6のコンデンサ電極と、前記第5のコンデンサ電極と容量結合する第7の前記コンデンサ電極と、前記第6のコンデンサ電極と容量結合する第8の前記コンデンサ電極を有し、

前記第5のコンデンサ電極と前記第8のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした請求項15～18の何れか一つに記載の積層バンドパスフィルタ。

20. 前記第6及び第7のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした請求項15～19の何れか一つに記載の積層バンドパスフィルタ。

21. 前記誘電体シートが結晶相とガラス相とからなり、前記結晶相が Al_2O_3 、 MgO 、 SiO_2 及び RO_a のうち少なくとも1つを含有することを特徴とする請求項1～20の何れか一つに記載の積層バンドパスフィルタ。

ただし、RはLa、Ce、Pr、Nd、Sm及びGdから選ばれる少なくとも1つの元素であり、aは前記Rの価数に応じて化学量論的に定まる数値である。

22. 少なくとも請求項1～21の何れか一つに記載のバンドパス

フィルタと、請求項 1 ～ 2 1 の何れか一つに記載のバンドパスフィルタとを、前記積層体に内蔵することを特徴とする積層バンドパスフィルタ。

23. 請求項 1 ～ 2 1 の何れか一つに記載のバンドパスフィルタと、他の高周波回路とを、前記積層体に内蔵することを特徴とする複合高周波デバイス。

24. 請求項 1 ～ 2 1 の何れか一つに記載のバンドパスフィルタを内蔵した前記積層体上に、電子部品を実装することを特徴とする複合高周波デバイス。

25. 請求項 1 ～ 2 4 の何れか一つに記載の積層バンドパスフィルタを実装したことを特徴とする高周波無線機器。

26. 複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインとを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 及び第 2 のストリップラインは、同一の誘電体シートに配置し、一定間隔離して並べることにより、同層内において電磁的に結合させることを特徴とする積層バンドパスフィルタの製造方法。

27. 複数の誘電体シートを積層して一体化した積層体の端面に入

力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第 1 及び第 2 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 及び第 2 のストリップラインを含む複数のストリップラインを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 及び第 2 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 及び第 2 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 及び第 2 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 のストリップラインを第 1 の誘電体シートに配置し、

前記第 2 のストリップラインを第 2 の誘電体シートに配置し、

前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置することにより、前記第 1 及び第 2 のストリップラインを電磁的に結合をさせることを特徴とする積層バンドパスフィルタの製造方法。

28. 複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、
少なくとも第 1 ～第 4 のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第 1 ～第 4 のストリップラインを含む複数のストリップラインを形成する積層バンドパスフィルタの製造方法であって、

前記第 1 ～第 4 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 ～第 4 のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第 1 ～ 第 4 のストリップラインの他端は、接地電極に電氣的に接続し、

前記第 1 の誘電体シートに前記第 1 及び第 2 のストリップラインを一定間隔離して配置し、同層内において前記第 1 及び第 2 のストリップラインを電磁的に結合させ、

第 2 の誘電体シートに前記第 3 及び第 4 のストリップラインを一定間隔離して配置し、同層内において前記第 3 及び第 4 のストリップラインを電磁的に結合させ、

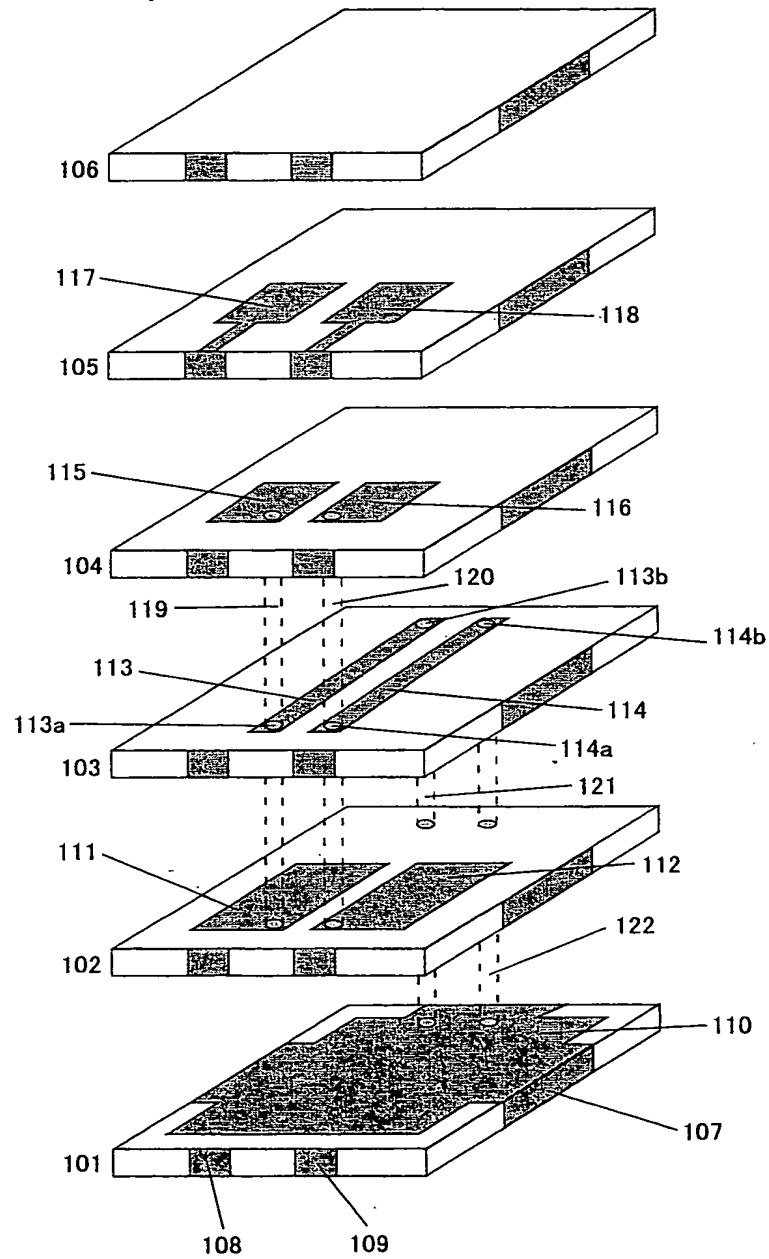
さらに前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 3 のストリップライン、前記第 2 及び第 4 のストリップラインをそれぞれ電磁的に結合させることを特徴とする積層バンドパスフィルタの製造方法。

要 約 書

共振器を構成する２本のストリップライン 3 1 3 , 3 1 4 を同層に一定間隔離して配置することで電磁的に結合させた構成とすることにより、小型、低損失な積層バンドパスフィルタを提供することが出来る。

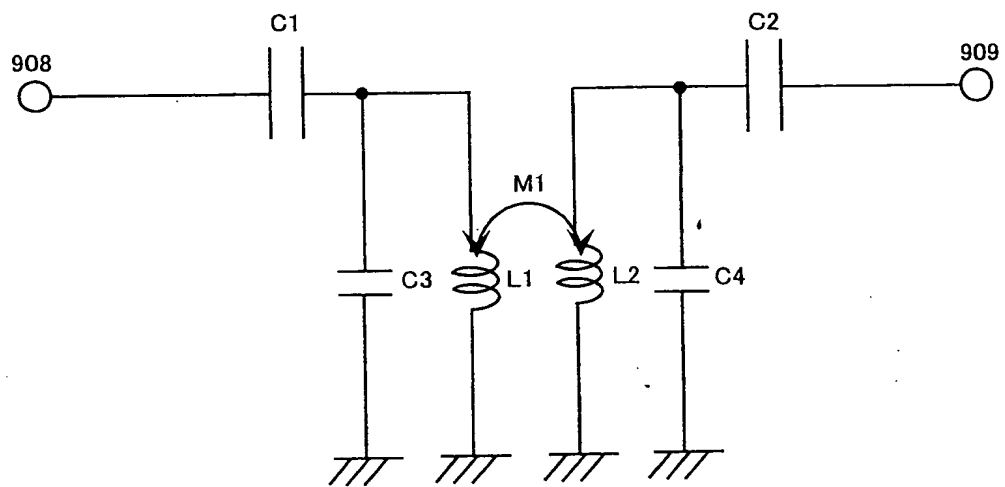
1 / 1 2

第 1 図



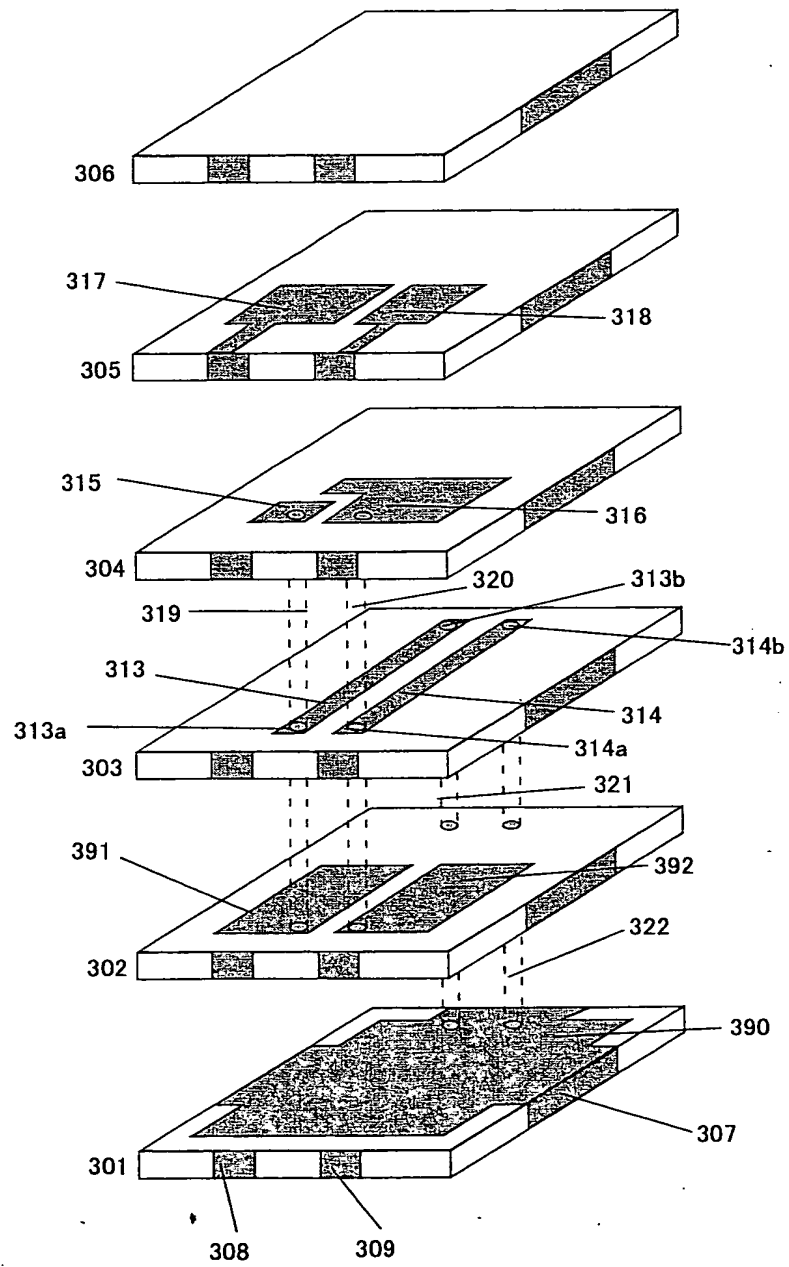
2 / 1 2

第 2 図



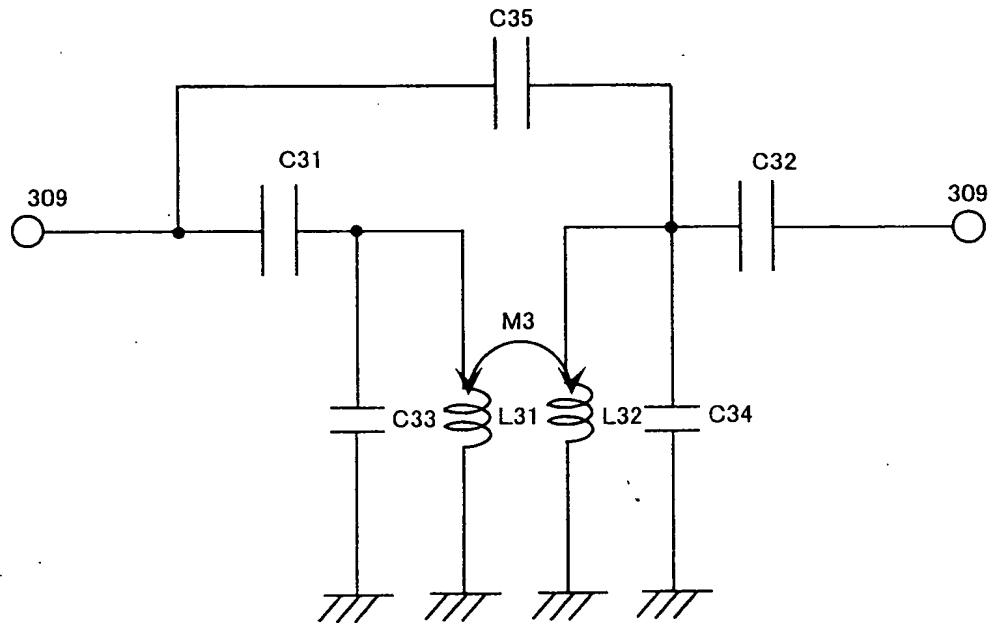
3 / 1 2

第 3 図



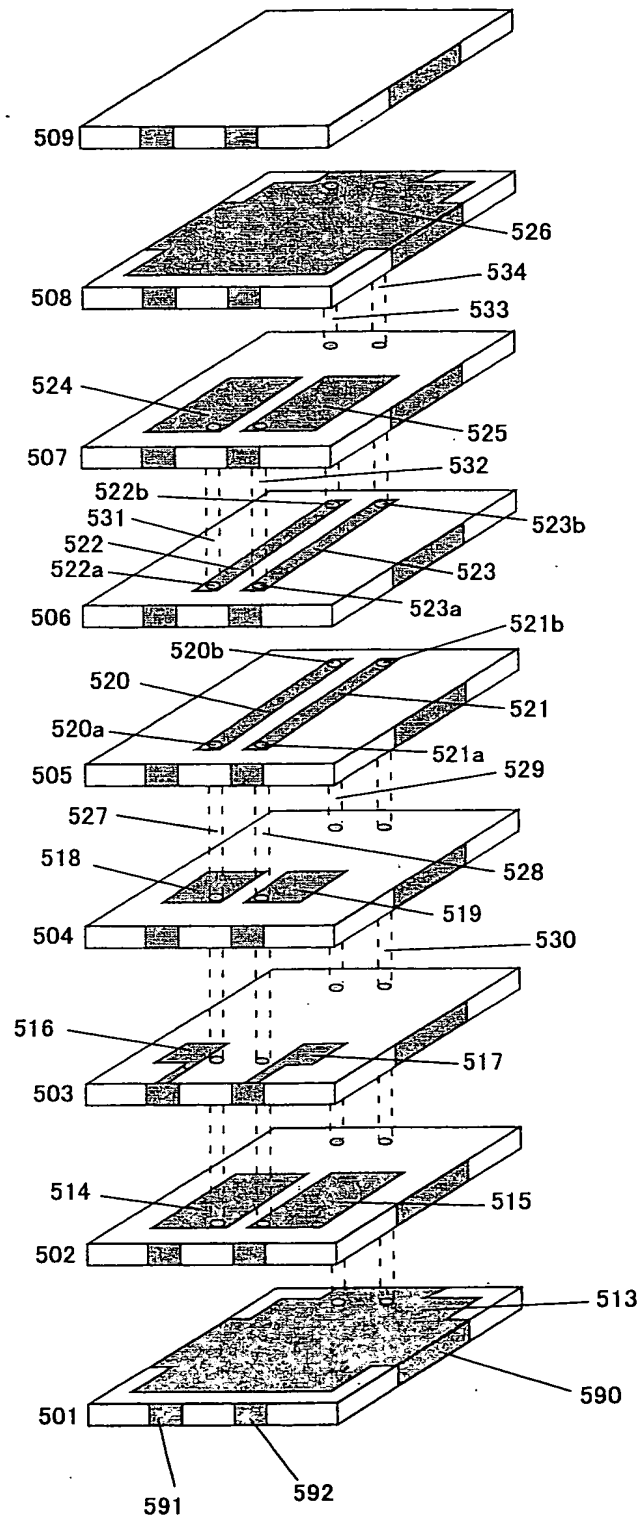
4 / 1 2

第 4 図



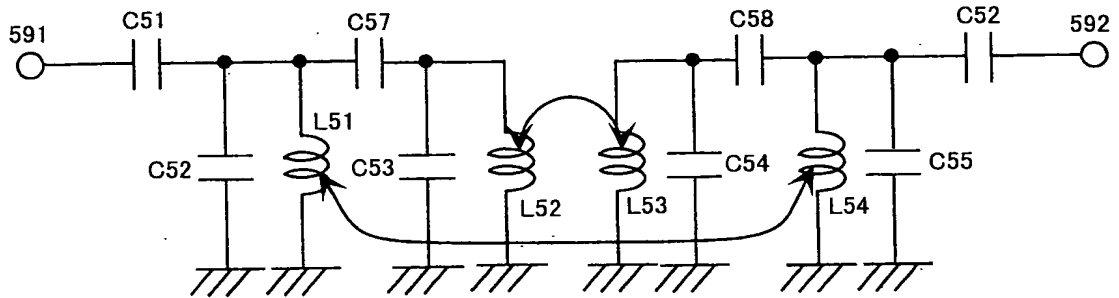
5 / 1 2

第 5 图



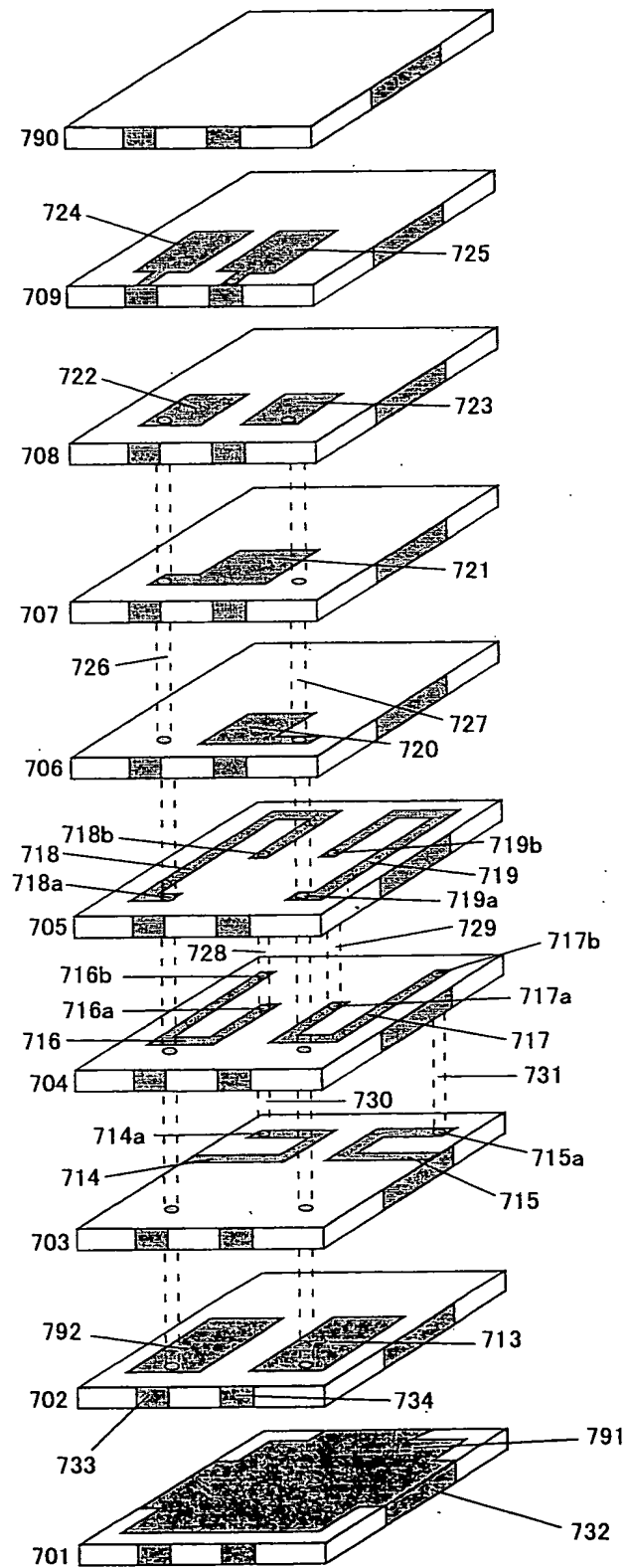
6 / 1 2

第 6 図



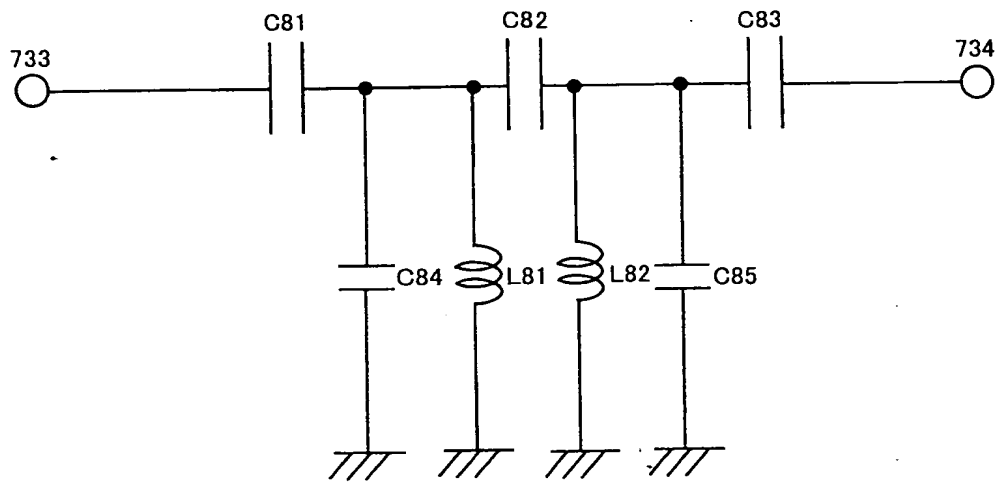
7 / 1 2

第 7 图



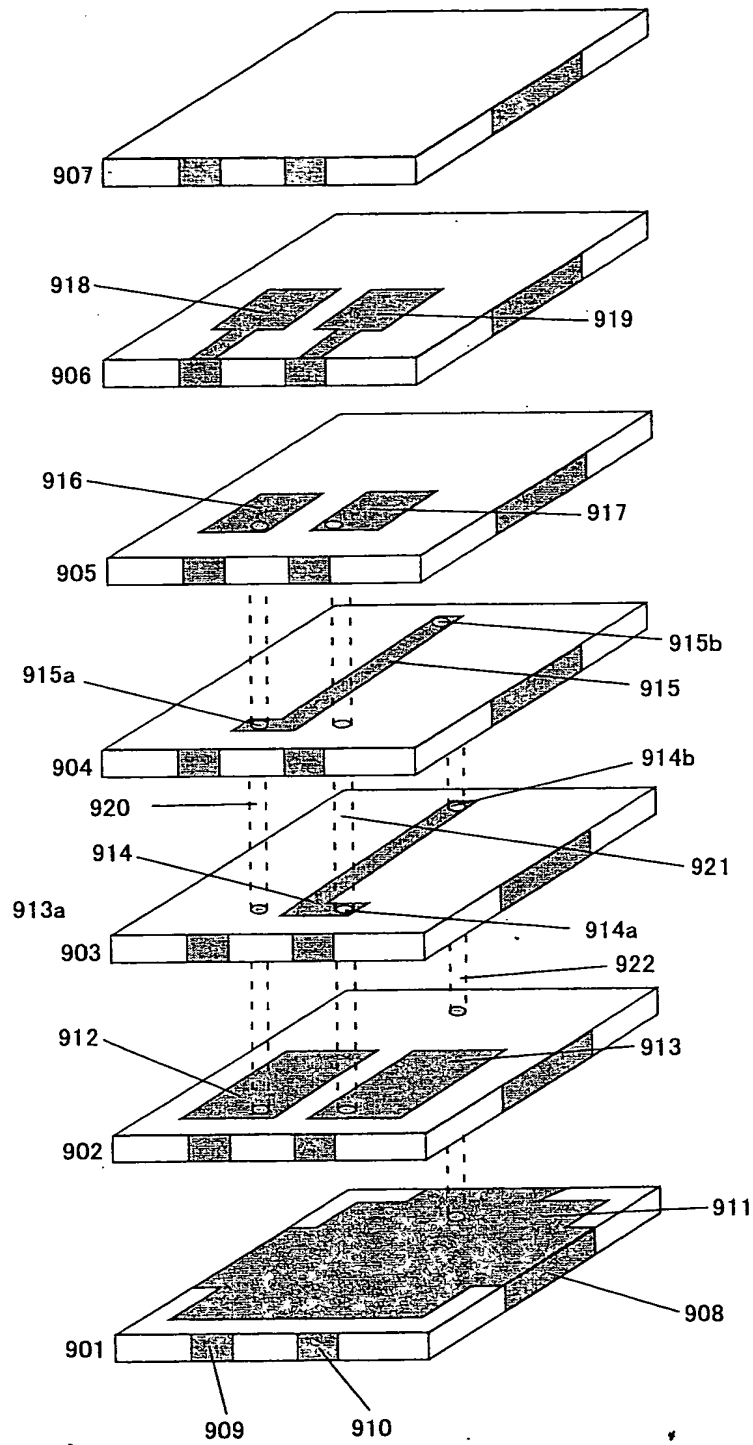
8 / 1 2

第 8 図



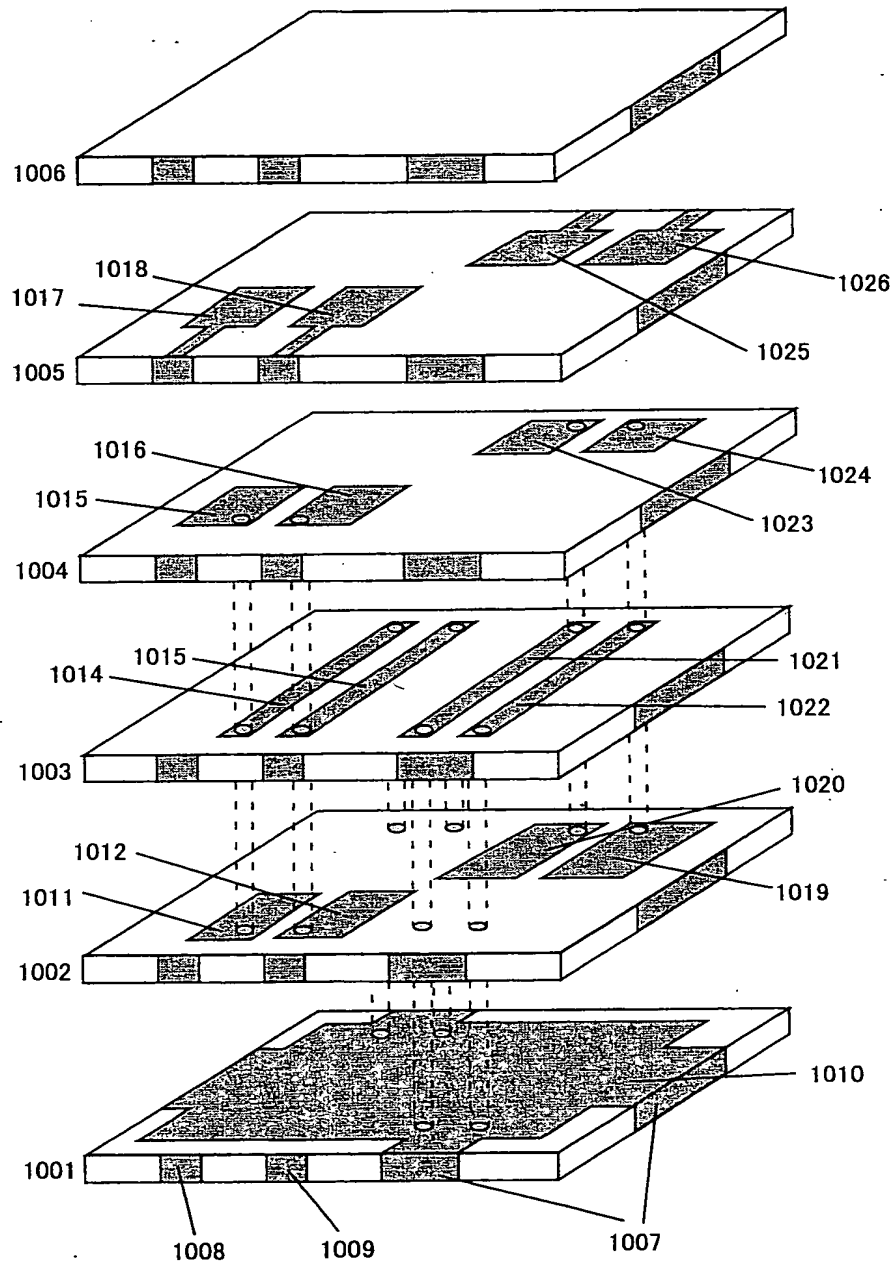
9 / 1 2

第 9 図



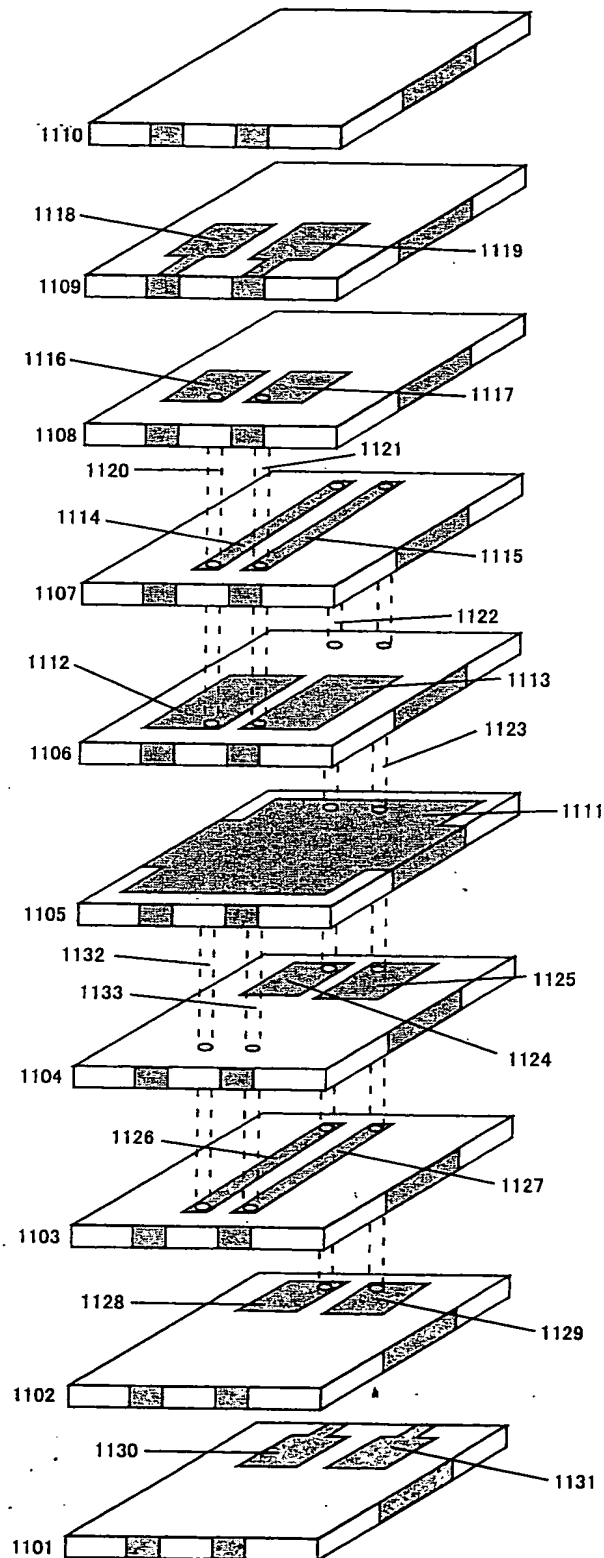
10/12

第 10 图



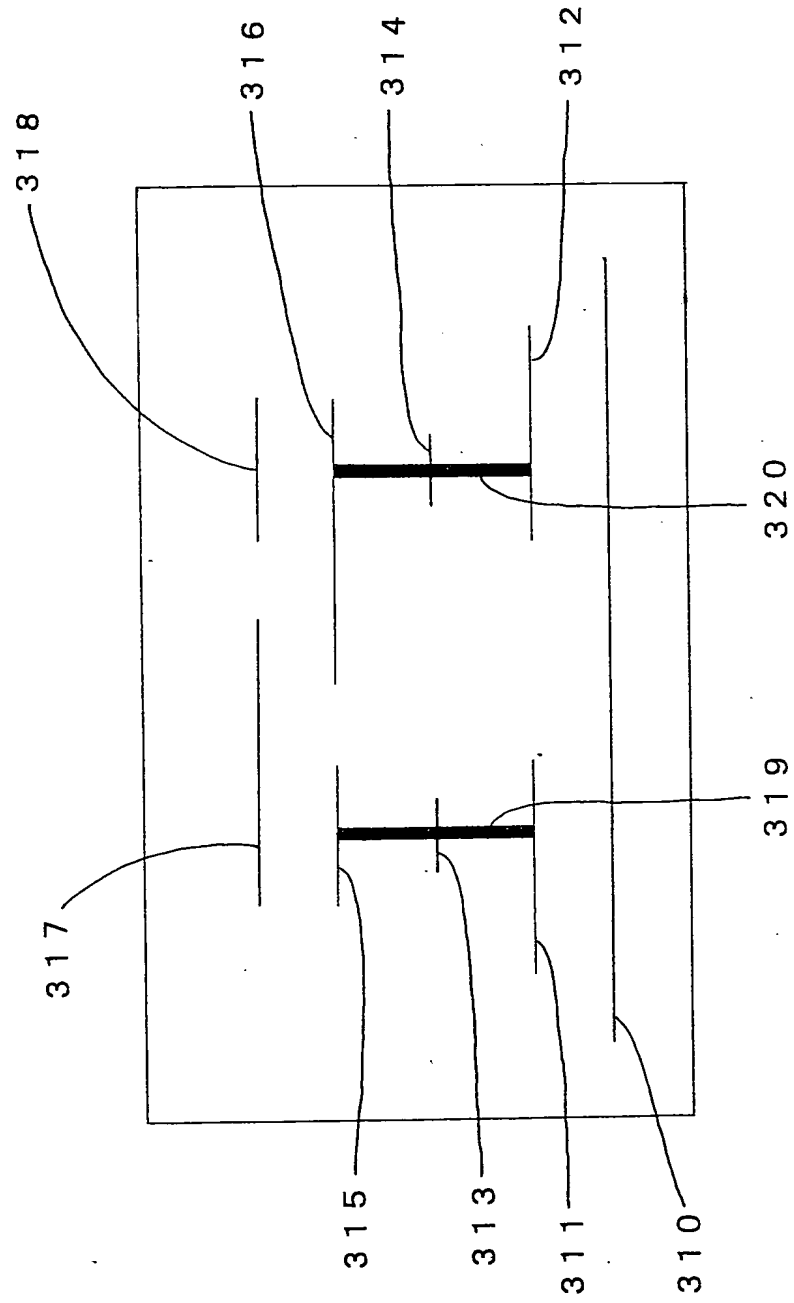
1 1 / 1 2

第 1 1 图



1 2 / 1 2

第 1 2 图



AMENDED CLAIMS UNDER PCT ARTICLE 19

1. A laminated bandpass filter comprising:

an input electrode, output electrode and grounding electrode placed on an end face of a laminated body integrating a plurality of laminated dielectric sheets;

an internal grounding electrode provided in an internal layer of said laminated body and connected to said grounding electrode;

a plurality of capacitor electrodes including at least a first and second capacitor electrodes; and

a plurality of strip lines including at least a first and second strip lines,

wherein said first and second capacitor electrodes are capacitatively coupled with said internal grounding electrode and electrically connected to one ends of said first and second strip lines, respectively,

the other ends of said first and second strip lines are electrically connected to the grounding electrode, and

said first and second strip lines are placed on said same dielectric sheet in a certain distance and thereby electromagnetically coupled within the same layer.

- 2 -

2. The laminated bandpass filter according to claim 1, wherein said first and second strip lines have the same length and width.

3. The laminated bandpass filter according to claim 1 or 2, wherein said first and second strip lines are placed in parallel with each other.

4. The laminated bandpass filter according to any one of claim 1 to claim 3, wherein said first and second strip lines are electrically connected to said internal grounding electrode via a via hole.

5. The laminated bandpass filter according to any one of claim 1 to claim 4, wherein only said first and second strip lines are placed on said dielectric sheet.

6. A laminated bandpass filter comprising:

an input electrode, output electrode and grounding electrode placed on an end face of a laminated body integrating a plurality of laminated dielectric sheets;

an internal grounding electrode provided in an internal layer of said laminated body and connected to said grounding electrode;

a plurality of capacitor electrodes including at least a first and second capacitor electrodes; and

a plurality of strip lines including at least a first and second strip lines,

- 3 -

wherein said first and second capacitor electrodes are capacitatively coupled with said internal grounding electrode and electrically connected to one ends of said first and second strip lines, respectively,

the other ends of said first and second strip lines are electrically connected to the grounding electrode, and

said first strip line is placed on a first dielectric sheet and said second strip line is placed on a second dielectric sheet, and said second dielectric sheet is placed directly below said first dielectric sheet and said first and second strip lines are electromagnetically coupled.

7. The laminated bandpass filter according to claim 6, wherein said first and second strip lines have the same length, width and position within the plane.

8. The laminated bandpass filter according to claim 6 or claim 7, wherein said first and second strip lines are electrically connected to said internal grounding electrode via a via hole.

9. The laminated bandpass filter according to any one of claim 1 to claim 8, further comprising:

a third capacitor electrode connected to said input electrode;

a fourth capacitor electrode connected to said output electrode;

a fifth capacitor electrode capacitatively coupled with said third capacitor electrode; and

a sixth capacitor electrode capacitatively coupled with said fourth capacitor electrode,

wherein capacitative coupling of an area where said third capacitor electrode and said sixth capacitor electrode overlap each other in the lamination direction forms a jump capacitance.

10. The laminated bandpass filter according to any one of claim 1 to claim 9, wherein capacitative coupling of an area where said fourth capacitor electrode and said fifth capacitor electrode overlap each other in the lamination direction forms a jump capacitance.

11. (Amended) The laminated bandpass filter according to any one of claim 1 to claim 8, wherein with respect to said internal grounding electrode, on a layer superior thereto, an electrode pattern of at least one of said first and second capacitor electrodes is laminated, an electrode pattern of at least one of said first and second strip lines is laminated on a layer superior thereto, and an electrode pattern of at least one of the capacitor electrode connected to said input electrode and the

- 5 -

capacitor electrode connected to said output electrode is laminated on a layer superior to said layer.

12. (Amended) The laminated bandpass filter according to any one of claim 1 to claim 8, wherein all electrode patterns constituting the capacitor electrode connected to said input electrode, the capacitor electrode connected to said output electrode and an input/output capacitance are provided on a layer superior to the layer constituting said strip lines.

13. (Amended) The laminated bandpass filter according to claim 9 or 10, wherein with respect to said internal grounding electrode, on a layer superior thereto, an electrode pattern of at least one of said first and second capacitor electrodes is laminated, an electrode pattern of at least one of said first and second strip lines is laminated on a layer superior thereto, and an electrode pattern of at least one of said third to sixth capacitor electrodes is laminated on a layer superior to said layer.

14. (Amended) The laminated bandpass filter according to claim 9 or 10, wherein said all of third to sixth capacitor electrodes are provided on a layer superior to the layer constituting said strip lines.

15. A laminated bandpass filter comprising:

- 6 -

an input electrode, output electrode and grounding electrode placed on an end face of a laminated body integrating a plurality of laminated dielectric sheets;

an internal grounding electrode provided in an internal layer of said laminated body and connected to said grounding electrode;

a plurality of capacitor electrodes including at least a first to fourth capacitor electrodes; and

a plurality of strip lines including at least first to fourth strip lines,

wherein said first to fourth capacitor electrodes are capacitatively coupled with said internal grounding electrode and electrically connected to one ends of said first to fourth strip lines, respectively,

the other ends of said first to fourth strip lines are electrically connected to the grounding electrode, and

said first and second strip lines are placed on said first dielectric sheet in a certain distance, said first and second strip lines are electromagnetically coupled within the same layer, said third and fourth strip lines are placed on the second dielectric sheet in a certain distance, said third and fourth strip lines are electromagnetically coupled within the same layer, said second dielectric sheet is placed directly below said

first dielectric sheet and said first and third strip lines and said second and fourth strip lines are electromagnetically coupled respectively.

16. The laminated bandpass filter according to claim 15, wherein said first to fourth strip lines have the same length and width, said first and third strip lines have the same position within the plane and said second and fourth strip lines have the same position within the plane.

17. The laminated bandpass filter according to claim 15 or claim 16, wherein said first and second strip lines are placed in parallel with each other and said third and fourth strip lines are placed in parallel with each other.

18. The laminated bandpass filter according to any one of claim 15 to claim 17, wherein said first to fourth strip lines are connected to said internal grounding electrode via a via hole.

19. (Amended) The laminated bandpass filter according to any one of claim 15 to claim 18, further comprising:

 a fifth capacitor electrode connected to said input electrode;

 a sixth capacitor electrode connected to said output electrode;

- 8 -

a seventh capacitor electrode capacitatively coupled with said fifth capacitor electrode; and

an eighth capacitor electrode capacitatively coupled with said sixth capacitor electrode,

wherein capacitative coupling of an area where said fifth capacitor electrode and said eighth capacitor electrode overlap each other in the lamination direction forms a jump capacitance.

20. The laminated bandpass filter according to any one of claim 15 to claim 19, wherein capacitative coupling of an area where said sixth capacitor electrode and said seventh capacitor electrode overlap each other in the lamination direction forms a jump capacitance.

21. (Amended) A laminated bandpass filter, said laminated body incorporating the bandpass filter according to any one of claim 1 to claim 20 and the bandpass filter according to any one of claim 1 to claim 20.

22. (Amended) A composite high frequency device, wherein said laminated body incorporates the bandpass filter according to any one of claim 1 to claim 20 and another high frequency circuit.

23. (Amended) A composite high frequency device, wherein electronic parts are mounted on said laminated body incorporating the bandpass filter according to any one of claim 1 to claim 20.

24. (Amended) The laminated bandpass filter according to any one of claim 1 to claim 23, wherein said dielectric sheet is made up of a crystal phase and a glass phase, said crystal phase includes at least one of Al_2O_3 , MgO , SiO_2 and RO_a where R is at least one element selected from La, Ce, Pr, Nd, Sm and Gd and a is a numerical value determined stoichiometrically according to the valence of said R.

25. A high frequency device, characterized by comprising the laminated bandpass filter according to any one of claim 1 to claim 24.

26. A laminated bandpass filter manufacturing method comprising the steps of:

forming an input electrode, output electrode and grounding electrode on an end face of a laminated body integrating a plurality of laminated dielectric sheets;

forming an internal grounding electrode in an internal layer of said laminated body connected to said grounding electrode;

forming a plurality of capacitor electrodes including at least a first and second capacitor electrodes; and

forming a plurality of strip lines including at least a first and second strip lines,

wherein said first and second capacitor electrodes are capacitatively coupled with said internal grounding electrode and electrically connected to one ends of said first and second strip lines, respectively,

the other ends of said first and second strip lines are electrically connected to the grounding electrode, and

said first and second strip lines are placed on said same dielectric sheet in a certain distance and thereby electromagnetically coupled within the same layer.

27. A laminated bandpass filter manufacturing method comprising the steps of:

forming an input electrode, output electrode and grounding electrode on an end face of a laminated body integrating a plurality of laminated dielectric sheets;

forming an internal grounding electrode in an internal layer of said laminated body connected to said grounding electrode;

forming a plurality of capacitor electrodes including at least a first and second capacitor electrodes; and

forming a plurality of strip lines including at least a first and second strip lines,

wherein said first and second capacitor electrodes are capacitatively coupled with said internal grounding

- 11 -

electrode and electrically connected to one ends of said first and second strip lines, respectively,

the other ends of said first and second strip lines are electrically connected to the grounding electrode, and

said first strip line is placed on a first dielectric sheet,

said second strip line is placed on a second dielectric sheet, and

said second dielectric sheet is placed directly below said first dielectric sheet and thereby said first and second strip lines are electromagnetically coupled.

28. A laminated bandpass filter manufacturing method comprising the steps of:

forming an input electrode, output electrode and grounding electrode on an end face of a laminated body integrating a plurality of laminated dielectric sheets;

forming an internal grounding electrode in an internal layer of said laminated body connected to said grounding electrode;

forming a plurality of capacitor electrodes including at least a first to fourth capacitor electrodes; and

forming a plurality of strip lines including at least first to fourth strip lines,

- 12 -

wherein said first to fourth capacitor electrodes are capacitatively coupled with said internal grounding electrode and electrically connected to one ends of said first to fourth strip lines, respectively,

the other ends of said first to fourth strip lines are electrically connected to the grounding electrode, and

said first and second strip lines are placed on said first dielectric sheet in a certain distance, said first and second strip lines are electromagnetically coupled within the same layer,

said third and fourth strip lines are placed on said second dielectric sheet in a certain distance, said third and fourth strip lines are electromagnetically coupled within the same layer,

said second dielectric sheet is placed directly below said first dielectric sheet and said first and third strip lines and said second and fourth strip lines are electromagnetically coupled respectively.

World Intellectual Property Organization · Date: 22. November. 2001
PCT Division
34 Chemin des Coolombettes
1211 GENEVA 20
Switzerland

"Amendment of the claims under Article 19(1) (Rule 46)"

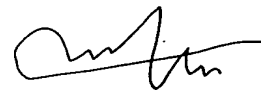
Re : International Application No. PCT/JP01/05201
International Filing Date. : 19. June. 2001
Applicant : Matsushita Electric Industrial Co., Ltd.
Agent : Matsuda patent attorney

Dear Sir.

The Applicant, who received the International Search Report relating to the above identified International Application transmitted on 19. June. 2001, hereby files amendment under Article 19(1) as in the attached sheets.

Further, the Applicant amends claims 11, 12, 13, 14, 19, 21, 22, 23 and 24 and therefore the Applicant files the amended sheets (pages 33, 34, 35, 36 and 36/1) for replacement.

MATSUDA PATENT OFFICE
very truly yours,



MASAMICHI MATSUDA
PATENT ATTORNEY

Attachment:

(1) Amendment under Article 19(1) 5 sheets

前記出力電極に接続された第4のコンデンサ電極と、
前記第3のコンデンサ電極と容量結合する第5のコンデンサ電極と、
前記第4のコンデンサ電極と容量結合する第6のコンデンサ電極とを
有し、

前記第3のコンデンサ電極と前記第6のコンデンサ電極の積層方向に
重なり合う部分の容量結合により、飛び越し容量を形成することを特徴
とした請求項1～8の何れか一つに記載の積層バンドパスフィルタ。

10. 前記第4及び第5のコンデンサ電極の積層方向に重なり合う
部分の容量結合により、飛び越し容量を形成することを特徴とした請求
項1～9の何れか一つに記載の積層バンドパスフィルタ。

11. (補正後) 前記内部接地電極を基準として、その上層に、前記
第1及び第2のコンデンサ電極の内、少なくとも一方の電極パターンが
積層されており、更にその上層に少なくとも第1及び第2のストリップ
ラインの内、少なくとも一方の電極パターンが積層されており、更にそ
の上層に前記入力電極に接続されたコンデンサ電極及び前記出力電極に
接続されたコンデンサ電極の内、少なくとも一方の電極パターンが積層
されている請求項1～8の何れか一つに記載の積層バンドパスフィルタ。

12. (補正後) 前記ストリップラインを構成する層の上層に、前記
入力電極に接続されたコンデンサ電極、及び前記出力電極に接続された
コンデンサ電極と入出力容量を構成する全ての電極パターンを備えた請
求項1～8の何れか一つに記載の積層バンドパスフィルタ。

13. (補正後) 前記内部接地電極を基準として、その上層に、前記
第1及び第2のコンデンサ電極の内、少なくとも一方の電極パターンが
積層されており、その上層に、前記第1及び第2のストリップラインの
内、少なくとも一方の電極パターンが積層されており、更にその上層に
前記第3～第6のコンデンサ電極の内、少なくとも一つの電極パターン

が積層されている請求項 9 または 10 に記載の積層バンドパスフィルタ。

14. (補正後) 前記ストリップラインを構成する層の上層に、前記第 3 ～ 第 6 のコンデンサ電極全てを備えた請求項 9 または 10 に記載の積層バンドパスフィルタ。

15. 複数の誘電体シートを積層して一体化した積層体の端面に設けられた入力電極、出力電極及び接地電極と、

前記積層体の内層に設けられた、前記接地電極に接続された内部接地電極と、

少なくとも第 1 ～ 第 4 のコンデンサ電極を含む複数のコンデンサ電極と、

少なくとも第 1 ～ 第 4 のストリップラインを含む複数のストリップラインとを備えた積層バンドパスフィルタであって、

前記第 1 ～ 第 4 のコンデンサ電極は、前記内部接地電極と容量結合して、前記第 1 ～ 第 4 のストリップラインの一端とそれぞれ電氣的に接続されており、

前記第 1 ～ 第 4 のストリップラインの他端は、接地電極に電氣的に接続されており、

前記第 1 の誘電体シートに前記第 1 及び第 2 のストリップラインを一定間隔離して配置し、同層内において前記第 1 及び第 2 のストリップラインを電磁的に結合させ、第 2 の誘電体シートに前記第 3 及び第 4 のストリップラインを一定間隔離して配置し、同層内において前記第 3 及び第 4 のストリップラインを電磁的に結合させ、且つ、前記第 1 の誘電体シートの直下に前記第 2 の誘電体シートを配置し、前記第 1 及び第 3 のストリップライン、前記第 2 及び第 4 のストリップラインがそれぞれ電磁的に結合されていることを特徴とする積層バンドパスフィルタ。

16. 前記第 1 ～ 第 4 のストリップラインの長さ、幅が等しく、前

記第 1 及び前記第 3 のストリップラインの平面内における配置位置が等しく、前記第 2 及び第 4 のストリップラインの平面内における配置位置が等しいことを特徴とする請求項 15 記載の積層バンドパスフィルタ。

17. 前記第 1 及び第 2 のストリップラインを平行に配置し、前記第 3 及び第 4 のストリップラインを平行に配置することを特徴とした請求項 15 または 16 に記載の積層バンドパスフィルタ。

18. 前記第 1 ～ 第 4 のストリップラインがビアホールを介して前記内部接地電極に接続されることを特徴とする請求項 15 ～ 17 の何れか一つに記載の積層バンドパスフィルタ。

19. (補正後) 前記入力電極に接続された第 5 のコンデンサ電極と、前記出力電極に接続された第 6 のコンデンサ電極と、前記第 5 のコンデンサ電極と容量結合する第 7 のコンデンサ電極と、前記第 6 のコンデンサ電極と容量結合する第 8 のコンデンサ電極を有し、

前記第 5 のコンデンサ電極と前記第 8 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした請求項 15 ～ 18 の何れか一つに記載の積層バンドパスフィルタ。

20. 前記第 6 及び第 7 のコンデンサ電極の積層方向に重なり合う部分の容量結合により、飛び越し容量を形成することを特徴とした請求項 15 ～ 19 の何れか一つに記載の積層バンドパスフィルタ。

21. (補正後) 少なくとも請求項 1 ～ 20 の何れか一つに記載のバンドパスフィルタと、請求項 1 ～ 20 の何れか一つに記載のバンドパスフィルタとを、前記積層体に内蔵することを特徴とする積層バンドパスフィルタ。

22. (補正後) 請求項 1 ～ 20 の何れか一つに記載のバンドパスフィルタと、他の高周波回路とを、前記積層体に内蔵することを特徴とする複合高周波デバイス。

23. (補正後) 請求項1～20の何れか一つに記載のバンドパスフィルタを内蔵した前記積層体上に、電子部品を実装することを特徴とする複合高周波デバイス。

24. (補正後) 前記誘電体シートが結晶相とガラス相とからなり、前記結晶相が Al_2O_3 、 MgO 、 SiO_2 及び RO_a のうち少なくとも1つを含有することを特徴とする請求項1～23の何れか一つに記載の積層バンドパスフィルタ。

ただし、RはLa、Ce、Pr、Nd、Sm及びGdから選ばれる少なくとも1つの元素であり、aは前記Rの価数に応じて化学量論的に定まる数値である。

25. 請求項1～24の何れか一つに記載の積層バンドパスフィルタを実装したことを特徴とする高周波無線機器。

26. 複数の誘電体シートを積層して一体化した積層体の端面に入力電極、出力電極及び接地電極を形成し、

前記積層体の内層に前記接地電極に接続された内部接地電極を形成し、少なくとも第1及び第2のコンデンサ電極を含む複数のコンデンサ電極を形成し、

少なくとも第1及び第2のストリップラインを含む複数のストリップラインとを形成する積層バンドパスフィルタの製造方法であって、

前記第1及び第2のコンデンサ電極は、前記内部接地電極と容量結合して、前記第1及び第2のストリップラインの一端とそれぞれ電氣的に接続し、

さらに前記第1及び第2のストリップラインの他端は、接地電極に電氣的に接続し、

前記第1及び第2のストリップラインは、同一の誘電体シートに配置し、一定間隔離して並べることにより、同層内において電磁的に結合さ

せることを特徴とする積層バンドパスフィルタの製造方法。

27. 複数の誘電体シートを積層して一体化した積層体の端面に入